

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-143692

(P2016-143692A)

(43) 公開日 平成28年8月8日(2016.8.8)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/66 (2006.01)	HO 1 L 21/66 Y	4M106
HO 1 L 29/861 (2006.01)	HO 1 L 29/91 C	5F038
HO 1 L 29/868 (2006.01)	HO 1 L 29/91 A	
HO 1 L 21/329 (2006.01)	HO 1 L 29/91 K	
HO 1 L 21/822 (2006.01)	HO 1 L 27/04 T	

審査請求 未請求 請求項の数 5 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願2015-16470 (P2015-16470)  
 (22) 出願日 平成27年1月30日 (2015.1.30)

(71) 出願人 598015084  
 学校法人福岡大学  
 福岡県福岡市城南区七隈8丁目19番1号  
 (71) 出願人 508262836  
 株式会社ウォルツ  
 福岡県福岡市早良区百道浜三丁目8番33号  
 (74) 代理人 100099634  
 弁理士 平井 安雄  
 (72) 発明者 友景 肇  
 福岡県福岡市城南区七隈8丁目19番1号  
 学校法人福岡大学内  
 (72) 発明者 佐瀬 公一  
 福岡県福岡市早良区百道浜三丁目8番33号 株式会社ウォルツ内

最終頁に続く

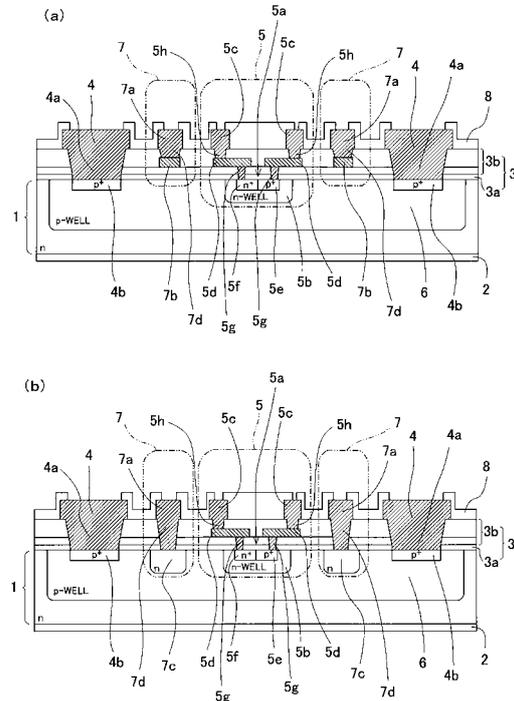
(54) 【発明の名称】 パワー半導体の耐圧評価用TEG

(57) 【要約】 (修正有)

【課題】 温度検知用ダイオードに高電圧が印加され、ラッチアップによる温度検知用ダイオードの破壊を防止すると共に、パワー半導体の耐圧を評価することができ、実デバイスと同じ製造工程で材料を評価することができるパワー半導体の耐圧評価用TEGを提供する。

【解決手段】 パワー半導体の耐圧評価用TEGは、温度センサ5と、n形基板1にp形不純物を添加することにより形成される。表面電極4に接続されるp<sup>+</sup>形領域4b及びpn接合ダイオードのn形領域5bを内包するp形ウェル領域6と、n形基板1の表面側に形成される発熱体7とを備える。発熱体7でn形基板1を加熱し、裏面電極2及び表面電極4間のn形基板1とp形ウェル領域6とによるpn接合に逆バイアスで高電圧を印加する。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

n 形基板と、  
 前記 n 形基板の裏面上に形成される裏面電極と、  
 前記 n 形基板の表面上に形成される絶縁層と、  
 前記絶縁層上に形成され、ビアを介して前記 n 形基板に接続される表面電極と、  
 前記 n 形基板に p 形不純物を添加することにより前記ビアの直下に形成され、前記表面電極に接続される p<sup>+</sup> 形領域と、  
 前記 n 形基板に p 形不純物及び n 形不純物をそれぞれ添加することにより形成される p n 接合ダイオードからなる温度センサと、  
 前記 n 形基板に p 形不純物を添加することにより形成され、前記表面電極に接続される p<sup>+</sup> 形領域及び前記 p n 接合ダイオードの n 形領域を内包する p 形ウェル領域と、  
 前記 n 形基板の表面側に形成される発熱体と、  
 を備え、  
 前記発熱体で前記 n 形基板を加熱し、前記裏面電極及び前記表面電極間の前記 n 形基板と前記 p 形ウェル領域とによる p n 接合に逆バイアスで電圧を印加することを特徴とするパワー半導体の耐压評価用 T E G。

10

## 【請求項 2】

請求項 1 に記載のパワー半導体の耐压評価用 T E G において、  
 前記発熱体が、前記絶縁層に形成される多結晶シリコン層を発熱源とすることを特徴とするパワー半導体の耐压評価用 T E G。

20

## 【請求項 3】

請求項 1 に記載のパワー半導体の耐压評価用 T E G において、  
 前記発熱体が、前記 n 形基板に n 形不純物を添加することにより形成される n 形領域を発熱源とし、  
 前記発熱体の n 形領域が、前記 p 形ウェル領域に内包されることを特徴とするパワー半導体の耐压評価用 T E G。

## 【請求項 4】

請求項 1 乃至 3 のいずれかに記載のパワー半導体の耐压評価用 T E G において、  
 前記絶縁層上に形成される絶縁膜耐压評価用電極を備え、  
 前記絶縁層が、n 形基板上の酸化膜及び当該酸化膜上の絶縁膜からなり、  
 前記酸化膜が、前記絶縁膜耐压評価用電極に対向する位置で開口され、  
 前記 p 形ウェル領域が、前記酸化膜の開口部に重畳しない位置に配設されることを特徴とするパワー半導体の耐压評価用 T E G。

30

## 【請求項 5】

請求項 1 乃至 4 のいずれかに記載のパワー半導体の耐压評価用 T E G において、  
 前記表面電極及び前記 n 形基板の p<sup>+</sup> 形領域間に接続されるヒューズを備えることを特徴とするパワー半導体の耐压評価用 T E G。

## 【発明の詳細な説明】

## 【技術分野】

40

## 【0001】

本発明は、電気エネルギーの制御や供給に用いられるパワー半導体の耐压評価用 T E G (test element group) に関する。

## 【背景技術】

## 【0002】

近年、自動車やエアコンなど電力消費量の大きい製品を制御するパワー半導体の需要は伸びており、パワー半導体の制御電力は高くなり、パワー半導体の形状は小さくなっている。このため、パワー半導体は、熱の集中と高電圧下での材料劣化が問題となる。

そして、パワー半導体の製造工程を評価するためには、テストチップである T E G が必要であるが、高電圧を印加でき、高温状態にする T E G は存在していない。

50

また、材料メーカーは、パワー半導体の製造工程に使用する材料開発を行なっているが、材料を評価するTEGが存在しないため、実際の組み立て工程で評価することができなかった。

【0003】

なお、従来のダイオードの順電圧を利用した温度検知方法は、温度検知用ダイオードを被温度検知素子で周囲の半周以上を囲まれる位置でかつ被温度検知素子と同一ペレットに形成した温度検知方法である（例えば、特許文献1参照）。

【先行技術文献】

【特許文献】

【0004】

10

【特許文献1】特開平08-213441号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、従来のダイオードの順電圧を利用した温度検知方法は、被温度検知素子自身から発生した熱による被温度検知素子の温度を温度検知用ダイオードで検知する方法であり、パワー半導体の耐圧を評価する方法ではない。

【0006】

本発明は、上述のような課題を解決するためになされたもので、温度検知用ダイオードに高電圧が印加され、ラッチアップによる温度検知用ダイオードの破壊を防止すると共に、パワー半導体の耐圧を評価することができ、実デバイスと同じ製造工程で材料を評価することができるパワー半導体の耐圧評価用TEGを提供することを目的とする。

20

【課題を解決するための手段】

【0007】

本発明に係るパワー半導体の耐圧評価用TEGにおいては、n形基板と、前記n形基板の裏面上に形成される裏面電極と、前記n形基板の表面上に形成される絶縁層と、前記絶縁層上に形成され、ビアを介して前記n形基板に接続される表面電極と、前記n形基板にp形不純物を添加することにより前記ビアの直下に形成され、前記表面電極に接続されるp<sup>+</sup>形領域と、前記n形基板にp形不純物及びn形不純物をそれぞれ添加することにより形成されるpn接合ダイオードからなる温度センサと、前記n形基板にp形不純物を添加することにより形成され、前記表面電極に接続されるp<sup>+</sup>形領域及び前記pn接合ダイオードのn形領域を内包するp形ウェル領域と、前記n形基板の表面側に形成される発熱体と、を備え、前記発熱体で前記n形基板を加熱し、前記裏面電極及び前記表面電極間の前記n形基板と前記p形ウェル領域とによるpn接合に逆バイアスで電圧を印加する。

30

【発明の効果】

【0008】

開示のパワー半導体の耐圧評価用TEGは、温度センサ及び発熱体に高電圧が印加され、ラッチアップになることを防止し、温度センサ及び発熱体を破壊することなく、パワー半導体の高温下での耐圧特性を評価することができる。

【図面の簡単な説明】

40

【0009】

【図1】(a)は第1の実施形態に係るパワー半導体の耐圧評価用TEGの概略構成を示す平面図であり、(b)は多結晶シリコン層の概略構成を示す平面図である。

【図2】(a)は図1(a)に示すパワー半導体の耐圧評価用TEGの矢視A-A'線の断面図であり、(b)は発熱体の他の例を示す図1(a)に示すパワー半導体の耐圧評価用TEGの矢視A-A'線に対応する断面図である。

【図3】(a)は図1に示すパワー半導体の耐圧評価用TEGのデバイス構造を説明するための断面図であり、(b)は図3(a)に示すパワー半導体の耐圧評価用TEGの等価回路図である。

【図4】(a)は第2の実施形態に係るパワー半導体の耐圧評価用TEGの概略構成を示

50

す平面図であり、(b)は図4(a)に示すパワー半導体の耐圧評価用TEGの矢視B-B'線の断面図である。

【図5】(a)は第3の実施形態に係るパワー半導体の耐圧評価用TEGの概略構成を示す平面図であり、(b)は図5(a)に示すパワー半導体の耐圧評価用TEGの矢視C-C'線の断面図である。

【図6】(a)は第4の実施形態に係るパワー半導体の耐圧評価用TEGの概略構成を示す平面図であり、(b)は図6(a)に示すパワー半導体の耐圧評価用TEGの矢視D-D'線の断面図である。

【発明を実施するための形態】

【0010】

10

(本発明の第1の実施形態)

パワー半導体の耐圧評価用TEG100は、図1及び図2(a)に示すように、n形基板1と、n形基板1の裏面上に形成される裏面電極2と、n形基板1の表面上に形成される絶縁層3と、絶縁層3上に形成され、ビア4aを介してn形基板1に接続される表面電極4と、n形基板1にp形不純物(例えば、ホウ素(B)、アルミニウム(Al)、ガリウム(Ga)、インジウム(In)など)を添加することによりビア4aの直下に形成され、表面電極4に接続されるp<sup>+</sup>形領域4bと、n形基板1にp形不純物(例えば、B、Al、Ga、Inなど)及びn形不純物(例えば、リン(P)、ヒ素(As)など)をそれぞれ添加することにより形成されるpn接合ダイオード(感熱ダイオード)5aからなる温度センサ5と、n形基板1にp形不純物(例えば、B、Al、Ga、Inなど)を添加することにより形成され、表面電極4に接続されるp<sup>+</sup>形領域4b及びpn接合ダイオードのn形領域5bを内包するp形ウェル領域6と、n形基板1の表面側に形成される発熱体(ヒータ)7と、を備える。

20

また、耐圧評価用TEG100は、発熱体7でn形基板1を加熱し、裏面電極2及び表面電極4間のn形基板1とp形ウェル領域6とによるpn接合に逆バイアスで高電圧を印加する。

【0011】

ここで、通常のパワー半導体は、pn接合に順バイアスで高電圧を印加すると、大電流が流れ、順バイアス下での直流抵抗によるジュール熱で温度が上昇し、pn接合に逆バイアスで高電圧を印加すると、電流は流れず、温度は上昇しない。そして、通常のパワー半導体は、pn接合に順バイアスと逆バイアスとで高電圧を印加するサイクルで動作することになる。このため、パワー半導体の耐圧評価用TEG100は、高電圧を印加でき、高温状態にする必要がある。

30

すなわち、本実施形態に係る耐圧評価用TEG100は、裏面電極2及び表面電極4間のn形基板1とp形ウェル領域6とによるpn接合に順バイアスで高電圧を印加して大電流を流す(高温にする)のではなく、pn接合に逆バイアスで高電圧を印加して、別個に設けた昇温用の発熱体7を用いる。

【0012】

なお、本実施形態に係るn形基板1は、シリコン(Si)基板にn形不純物(例えば、P、Asなど)が添加された基板である。

40

また、本実施形態に係る裏面電極2は、材料にAlを使用し、n形基板1の裏面全面に形成され、高電圧(例えば、400V~1000V)が印加される。

【0013】

また、本実施形態に係る絶縁層3は、n形基板1上の酸化膜(SiO<sub>2</sub>)3a及び当該酸化膜3a上の絶縁膜3bからなる。

酸化膜3aは、高温の拡散炉にn形基板1を挿入し、酸素又は水蒸気をシリコンと反応させることでn形基板1の表面に成長させる。

また、絶縁膜3bは、耐圧の評価対象となる絶縁樹脂であり、絶縁膜3bの樹脂材料は、耐圧評価用TEG100の設計者(使用者)により適宜選択される。

なお、本実施形態に係る耐圧評価用TEG100は、表面を保護するパッシベーション

50

膜 8 が、表面電極 4、温度センサ 5 の電極 5 c 及び発熱体 7 の電極 7 a を露出させて形成されている。

【0014】

本実施形態に係る表面電極 4 は、材料に Al を使用し、図 1 ( a ) に示すように、温度センサ 5 の電極 5 c 及び発熱体 7 の電極 7 a を除く領域であり、n 形基板 1 の略全面に形成され、グランド ( GND ) に接続されて接地される。

【0015】

また、本実施形態に係る温度センサ 5 は、図 1 に示すように、n 形基板 1 の略中心に p n 接合ダイオード 5 a ( センサ部 ) を配置し、電極 5 c 及び p n 接合ダイオード 5 a 間を多結晶シリコン ( polysilicon : PolySi ) 層による配線 5 d で接続している。

なお、配線 5 d は、高温に耐えることができる多結晶シリコンで形成することが好ましい。

また、温度センサ 5 は、電極 5 c 及び p n 接合ダイオード 5 a 間のオーミックコンタクトを取るために、p n 接合ダイオード 5 a の p 形領域の p 形不純物 ( 例えば、B、Al、Ga、In など ) の濃度を高くした p<sup>+</sup> 形領域 5 e と、p n 接合ダイオード 5 a の n 形領域の n 形不純物 ( 例えば、P、As など ) の濃度を高くした n<sup>+</sup> 形領域 5 f と、を備える。

さらに、本実施形態に係る n 形領域 5 b は、n 形基板 1 に n 形不純物 ( 例えば、リン、ヒ素など ) を添加することにより形成され、p<sup>+</sup> 形領域 5 e 及び n<sup>+</sup> 形領域 5 f を内包する n 形ウェル領域である。なお、p n 接合ダイオード 5 a は、n<sup>+</sup> 形領域 5 f を形成せずに、n 形領域 5 b と一体的に形成してもよい。

【0016】

また、本実施形態に係る発熱体 7 は、CVD ( chemical vapor deposition ) により絶縁層 3 に形成される高抵抗の多結晶シリコン層 7 b を発熱源としている。

なお、発熱体 7 に一般的なバルク抵抗を使用すると、高圧に耐えることができないため、多結晶シリコンを使用することが好ましい。

また、発熱体 7 は、図 2 ( b ) に示すように、拡散抵抗ヒータとして、n 形基板 1 に n 形不純物 ( 例えば、P、As など ) を添加することにより形成される n 形領域 7 c を発熱源 8 としてもよい。この場合に、発熱体 7 の n 形領域 7 c は、p 形ウェル領域 6 に内包される。

【0017】

つぎに、発熱体 7 の発熱源を多結晶シリコン層 7 b で形成した場合 ( 図 2 ( a ) ) における、耐圧評価用 TEG 100 の製造方法について説明する。

まず、裏面電極 2 が成膜された n 形基板 1 の表面を熱酸化し、酸化膜 3 a を形成する。

リソグラフィ工程 ( プラズマエッチング ) によって p 形ウェル領域 6 を形成すべき領域上の酸化膜 3 a を除去する。

その後、p 形不純物 ( 例えば、ホウ素 ( B ) ) を熱拡散又はイオン注入により選択的に添加すると、p 形ウェル領域 6 が選択的に形成される。

【0018】

p 形ウェル領域 6 を形成した後に、n 形基板 1 の表面を熱酸化し、酸化膜 3 a を形成する。

リソグラフィ工程 ( プラズマエッチング ) によって n 形領域 5 b を形成すべき領域上の酸化膜 3 a を除去する。

その後、n 形不純物 ( 例えば、リン ( P ) ) を熱拡散又はイオン注入により選択的に添加すると、n 形領域 5 b が選択的に形成される。なお、n 形不純物の導入 ( 熱拡散、イオン注入 ) は、n 形領域 5 b が p 形ウェル領域 6 を突き抜けないように行う。

【0019】

n 形領域 5 b を形成した後に、n 形基板 1 の表面を熱酸化し、酸化膜 3 a を形成する。

リソグラフィ工程 ( プラズマエッチング ) によって p n 接合ダイオード 5 a の n<sup>+</sup> 形領域 5 f を形成すべき領域上の酸化膜 3 a を除去する。

10

20

30

40

50

その後、高濃度の n 形不純物（例えば、リン（P））を熱拡散又はイオン注入により選択的に添加すると、pn 接合ダイオード 5 a の n<sup>+</sup> 形領域 5 f が選択的に形成される。なお、n 形不純物の導入（熱拡散、イオン注入）は、pn 接合ダイオード 5 a の n<sup>+</sup> 形領域 5 f が n 形領域 5 b を突き抜けないように行う。

【0020】

n<sup>+</sup> 形領域 5 f を形成した後に、n 形基板 1 の表面を熱酸化し、酸化膜 3 a を形成する。

リソグラフィ工程（プラズマエッチング）によって表面電極 4 の p<sup>+</sup> 形領域 4 b 及び pn 接合ダイオード 5 a の p<sup>+</sup> 形領域 5 e を形成すべき領域上の酸化膜 3 a を除去する。

その後、高濃度の p 形不純物（例えば、ホウ素（B））を熱拡散又はイオン注入により選択的に添加すると、表面電極 4 の p<sup>+</sup> 形領域 4 b 及び pn 接合ダイオード 5 a の p<sup>+</sup> 形領域 5 e が選択的に形成される。なお、p 形不純物の導入（熱拡散、イオン注入）は、表面電極 4 の p<sup>+</sup> 形領域 4 b 及び pn 接合ダイオード 5 a の p<sup>+</sup> 形領域 5 e が p 形ウェル領域 6 及び n 形領域 5 b を突き抜けないように行う。また、pn 接合ダイオード 5 a の p<sup>+</sup> 形領域 5 e は、先に n 形領域 5 b が形成されている中に形成することになるので、既に導入されている n 形不純物の量以上に p 形不純物を添加する必要がある。

【0021】

表面電極 4 の p<sup>+</sup> 形領域 4 b 及び pn 接合ダイオード 5 a の p<sup>+</sup> 形領域 5 e を形成した後に、n 形基板 1 の表面を熱酸化し、酸化膜 3 a を形成する。

そして、酸化膜 3 a 上に絶縁膜 3 b を形成するのであるが、まず、温度センサ 5 の配線 5 d 及び発熱体 7 の多結晶シリコン層 7 b（発熱源）の下層となる絶縁膜 3 b を形成する。

下層の絶縁膜 3 b は、例えば、味の素ファインテクノ株式会社の層間絶縁材料「ABF フィルム」を用いるのであれば、酸化膜 3 a 上に ABF フィルムを真空状態でラミネートし、絶縁材料を熱硬化することで形成される。

【0022】

そして、pn 接合ダイオード 5 a の p<sup>+</sup> 形領域 5 e 及び n<sup>+</sup> 形領域 5 f と配線 5 d との間を導通させるビア 5 g を形成するために、ドリル加工又はレーザー加工により、下層の絶縁膜 3 b 及び酸化膜 3 a に貫通孔を形成する。なお、貫通孔には、Al がスパッタ及びエッチングにより埋設され、ビア 5 g となる。

【0023】

その後、CVD 装置により n 形基板 1 の全面に多結晶シリコン膜を成膜し、リソグラフィ工程（プラズマエッチング）によって温度センサ 5 の配線 5 d 及び発熱体 7 の多結晶シリコン層 7 b を形成すべき領域以外の多結晶シリコンを除去する。

【0024】

そして、温度センサ 5 の配線 5 d 及び発熱体 7 の多結晶シリコン層 7 b の上層となる絶縁膜 3 b を形成する。

上層の絶縁膜 3 b は、例えば、味の素ファインテクノ株式会社の層間絶縁材料「ABF フィルム」を用いるのであれば、下層の絶縁膜 3 b、温度センサ 5 の配線 5 d 及び発熱体 7 の多結晶シリコン層 7 b 上に ABF フィルムを真空状態でラミネートし、絶縁材料を熱硬化することで形成される。

【0025】

そして、表面電極 4 の p<sup>+</sup> 形領域 4 b と表面電極 4 との間を導通させるビア 4 a を形成し、pn 接合ダイオード 5 a の配線 5 d と電極 5 c との間を導通させるビア 5 h を形成し、発熱体 7 の多結晶シリコン層 7 b と電極 7 a との間を導通させるビア 7 d するために、ドリル加工又はレーザー加工により、上層及び下層の絶縁膜 3 b 並びに酸化膜 3 a に貫通孔を形成する。なお、貫通孔には、Al がスパッタ及びエッチングにより埋設され、ビア 4 a、ビア 5 h 及びビア 7 d となる。

【0026】

その後、スパッタ装置により n 形基板 1 の全面に Al 膜を成膜し、リソグラフィ工程（

10

20

30

40

50

プラズマエッチング)によって表面電極4、温度センサ5の電極5c及び発熱体7の電極7aを形成すべき領域以外のAl膜を除去する。

【0027】

最後に、CVD装置によりn形基板1の全面にSiN膜などのパッシベーション膜8を成膜し、リソグラフィ工程(ドライエッチング)によって表面電極4、温度センサ5の電極5c及び発熱体7の電極7aの領域以外のパッシベーション膜8を除去して、表面電極4、温度センサ5の電極5c及び発熱体7の電極7aを露出させる。

【0028】

つぎに、本実施形態に係るパワー半導体の耐压評価用TEG100を用いた評価方法について、説明する。

10

まず、表面電極4をGNDとし、裏面電極2に高電圧を印加した状態で、発熱体7の電極7aの一端を0Vとし、他端に0V~400Vの電圧を印加して、発熱体7の多結晶シリコン層7b(PolySi抵抗)を発熱させ、耐压評価用TEG100の温度を上昇させる。この場合に、4端子法を用いて温度センサ5にて耐压評価用TEG100の温度を監視する。

例えば、図3に示すように、発熱体7の多結晶シリコン層7bが1kの電気抵抗Rであり、発熱体7の電極7aの他端に320Vの電圧が印加された場合は、発熱体7の多結晶シリコン層7bの電力Pは約100Wであり、発熱体7の多結晶シリコン層7bを流れる電流Iは0.32Aである。

なお、確認事項としては、耐压評価用TEG100の構造及び耐压、ダイオードの温度特性、並びに、発熱体7の発熱量である。

20

【0029】

特に、耐压の確認箇所は、ダイオードの耐压として、n形基板1のn形領域及びp形ウェル領域6間の耐压(N-PWELL(“限界値”-“0V”))と、温度センサ5のpn接合ダイオード5aの耐压(N<sup>+</sup>-P<sup>+</sup>(“0V”-“-10V”))と、がある。

また、耐压の確認箇所は、絶縁膜の耐压として、多結晶シリコン膜及びアルミニウム膜間の絶縁膜3bの耐压(PolySi-Al(“400V”-“0V”))と、多結晶シリコン膜及び多結晶シリコン膜間の絶縁膜3bの耐压(PolySi-PolySi(“400V”-“0V”))と、アルミニウム膜及びアルミニウム膜間の絶縁膜3bの耐压(Al-Al(“400V”-“0V”))と、多結晶シリコン膜及びp形ウェル領域6間の絶縁膜3bの耐压(PolySi-PWELL(“400V”-“0V”))と、がある。

30

【0030】

そして、耐压評価は、耐压の確認箇所の電流を測定しつつ、裏面電極2に印加する高電圧を徐々に高くし、耐压の確認箇所にリークパスが生じたことを検知して、その時の裏面電極2に印加した電圧値が確認箇所の耐压となる。

【0031】

以上のように、本実施形態に係るパワー半導体の耐压評価用TEG100は、温度測定用の温度センサ5(pn接合ダイオード5a)及び昇温用の発熱体7(多結晶シリコン層7b又はn形領域7c)を内蔵し、高電圧を印加するダイオード(p形ウェル領域6)内部に素子(pn接合ダイオード5a、n形領域7c(電気抵抗))を形成し、高電圧の印加にpn接合の逆バイアス特性を利用する。

40

これにより、本実施形態に係るパワー半導体の耐压評価用TEG100は、pn接合(p形ウェル領域6及びn形基板1のn形領域)の界面に高電圧が印加され、p形ウェル領域6内部の素子に高電圧が印加されることなく、温度センサ5及び発熱体7の破壊を防止することができることと共に、パワー半導体の耐压を評価することができ、実デバイスと同じ製造工程で材料を評価することができるという作用効果を奏する。

なお、パワー半導体の耐压評価用TEG100は、高電圧を印加するダイオード内部に素子を形成しないプレーナ構造でダイオードを製造すると、高電圧によるラッチアップが生じ、温度センサ5及び発熱体7を破壊することになる。

【0032】

50

(本発明の第2の実施形態)

図4(a)は第2の実施形態に係るパワー半導体の耐圧評価用TEGの概略構成を示す平面図であり、図4(b)は図4(a)に示すパワー半導体の耐圧評価用TEGの矢視B-B'線の断面図である。図4において、図1乃至図3と同じ符号は、同一又は相当部分を示し、その説明を省略する。

【0033】

本実施形態に係るパワー半導体の耐圧評価用TEG100は、図4に示すように、絶縁層3上に形成される絶縁膜耐圧評価用電極9をさらに備える。

なお、本実施形態に係る絶縁膜耐圧評価用電極9は、材料にA1を使用し、表面電極4と同一層(工程)で形成される。

10

この場合に、酸化膜3aは、図4(b)に示すように、絶縁膜耐圧評価用電極9に対向する位置で開口され、p形ウェル領域6は、酸化膜3aの開口部10を重畳しない位置に配設される。

【0034】

なお、本実施形態に係るパワー半導体の耐圧評価用TEG100は、絶縁膜耐圧評価用電極9及び開口部10を備えるところのみが第1の実施形態と異なるところであり、絶縁膜耐圧評価用電極9及び開口部10による作用効果以外は、第1の実施形態と同様の作用効果を奏する。

【0035】

本実施形態に係るパワー半導体の耐圧評価用TEG100は、絶縁膜耐圧評価用電極9及び開口部10を備えることにより、n形基板1及び絶縁膜耐圧評価用電極9間に高電圧を印加して、n形基板1及び絶縁膜耐圧評価用電極9間の絶縁膜3bの耐圧を評価することができるという作用効果を奏する。

20

【0036】

(本発明の第3の実施形態)

図5(a)は第3の実施形態に係るパワー半導体の耐圧評価用TEGの概略構成を示す平面図であり、図5(b)は図5(a)に示すパワー半導体の耐圧評価用TEGの矢視C-C'線の断面図である。図5において、図1乃至図4と同じ符号は、同一又は相当部分を示し、その説明を省略する。

【0037】

本実施形態に係るパワー半導体の耐圧評価用TEG100は、表面電極4及びn形基板1のp<sup>+</sup>形領域4b間に接続されるヒューズ(保護回路)11をさらに備える。

なお、本実施形態に係るヒューズ11は、図5に示すように、材料に多結晶シリコンを使用し、100程度の小さな電気抵抗となる細い配線であり、温度センサ5の配線5d及び発熱体7の多結晶シリコン層7bと同一層(工程)で形成される。

また、本実施形態に係るヒューズ11は、図5(b)に示すように、ビア11aを介して表面電極4に接続され、ビア11bを介してn形基板1のp<sup>+</sup>形領域4bに接続される。

30

【0038】

なお、本実施形態に係るパワー半導体の耐圧評価用TEG100は、ヒューズ11を備えるところのみが第1の実施形態及び第2の実施形態と異なるところであり、ヒューズ11による作用効果以外は、第1の実施形態及び第2の実施形態と同様の作用効果を奏する。

40

【0039】

本実施形態に係るパワー半導体の耐圧評価用TEG100は、ヒューズ11を備えることにより、耐圧評価用TEG100の使用者の過誤により表面電極4に高電圧を印加させた場合に、ヒューズ11の細い配線が溶解して断線し、各素子(温度センサ5、発熱体7)への大電流の流入を防止し、各素子の破壊を防止することができるという作用効果を奏する。

【0040】

50

(本発明の第4の実施形態)

図6(a)は第4の実施形態に係るパワー半導体の耐圧評価用TEGの概略構成を示す平面図であり、図6(b)は図6(a)に示すパワー半導体の耐圧評価用TEGの矢視D-D'線の断面図である。図6において、図1乃至図5と同じ符号は、同一又は相当部分を示し、その説明を省略する。

【0041】

本実施形態に係るパワー半導体の耐圧評価用TEG100は、図6に示すように、温度センサ5の電極5cの一端子及び発熱体7の電極7aの一端子が表面電極4に接続されている。

【0042】

10

なお、本実施形態に係るパワー半導体の耐圧評価用TEG100は、温度センサ5の電極5cの一端子及び発熱体7の電極7aの一端子が表面電極4に接続されているところのみが第1の実施形態と異なる点であり、温度センサ5の電極5cの一端子及び発熱体7の電極7aの一端子が表面電極4に接続されていることによる作用効果以外は、第1の実施形態、第2の実施形態及び第3の実施形態と同様の作用効果を奏する。

【0043】

本実施形態に係るパワー半導体の耐圧評価用TEG100は、温度センサ5の電極5cの一端子及び発熱体7の電極7aの一端子が表面電極4に接続されていることにより、温度センサ5の電極5cの一端子及び発熱体7の電極7aの一端子を接地し、温度センサ5及び発熱体7への印加電圧の上昇を抑制することができるという作用効果を奏する。

20

【符号の説明】

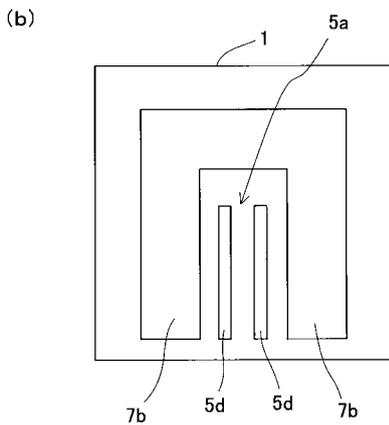
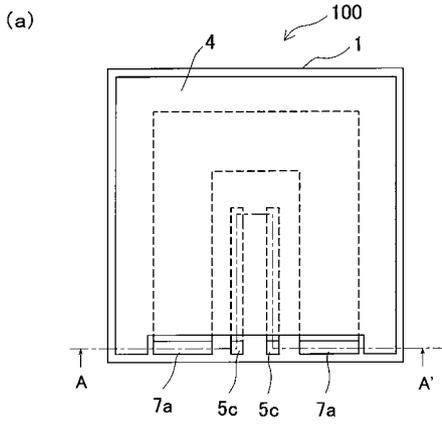
【0044】

- 1 n形基板
- 2 裏面電極
- 3 絶縁層
- 3a 酸化膜
- 3b 絶縁膜
- 4 表面電極
- 4a ビア
- 4b p<sup>+</sup>形領域
- 5 温度センサ
- 5a pn接合ダイオード
- 5b n形領域
- 5c 電極
- 5d 配線
- 5e p<sup>+</sup>形領域
- 5f n<sup>+</sup>形領域
- 6 n形ウェル領域
- 7 発熱体
- 7a 電極
- 7b 多結晶シリコン層
- 7c n形領域
- 8 パッシベーション膜
- 9 絶縁膜耐圧評価用電極
- 10 開口部
- 11 ヒューズ
- 100 耐圧評価用TEG

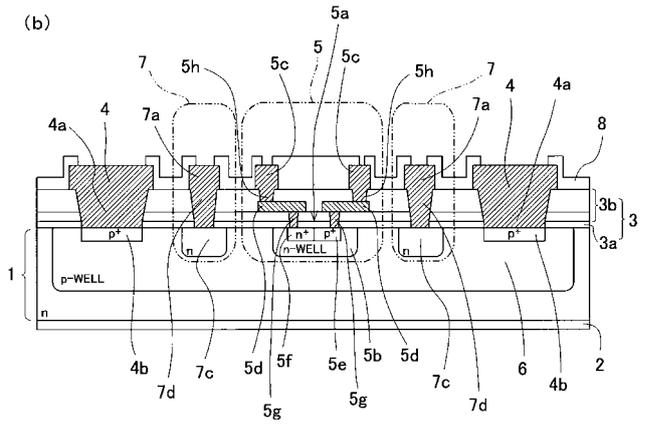
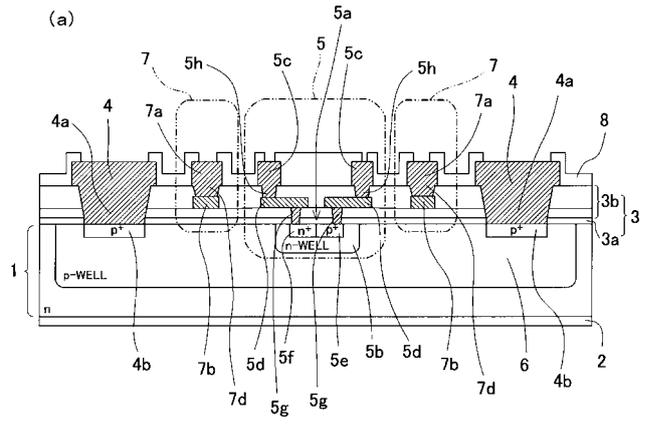
30

40

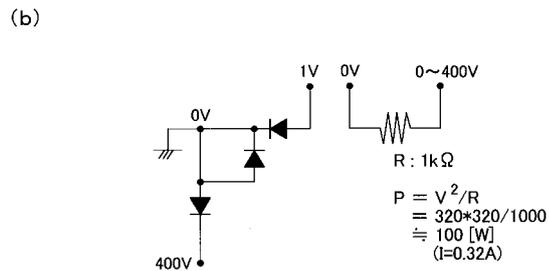
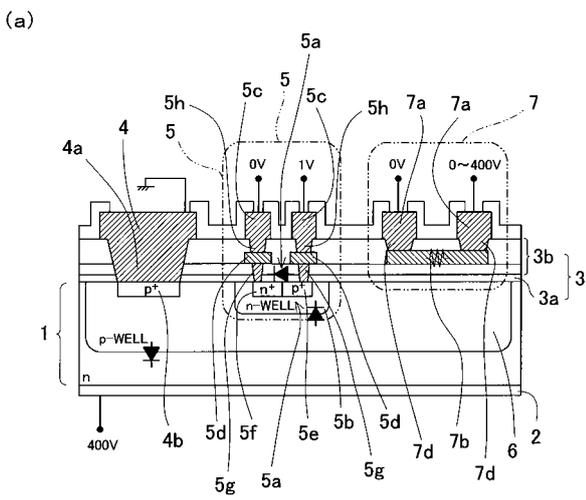
【 図 1 】



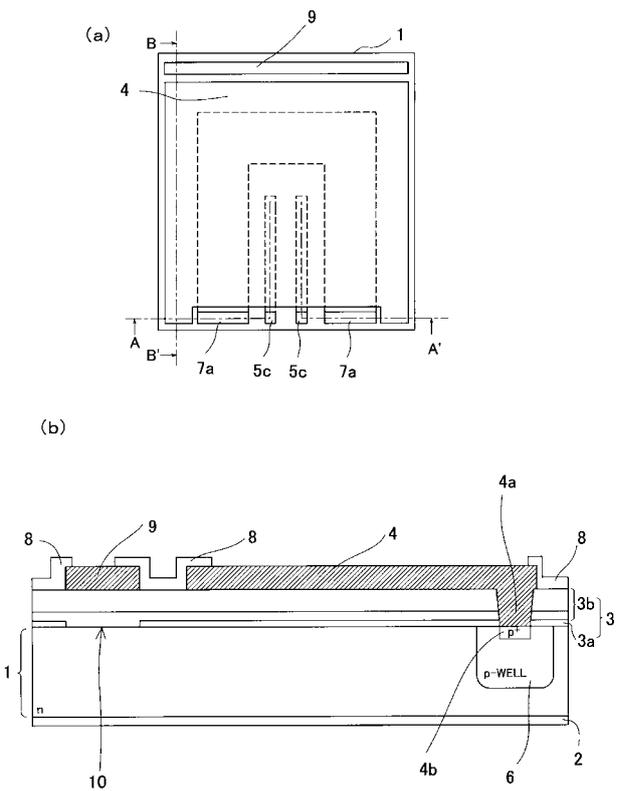
【 図 2 】



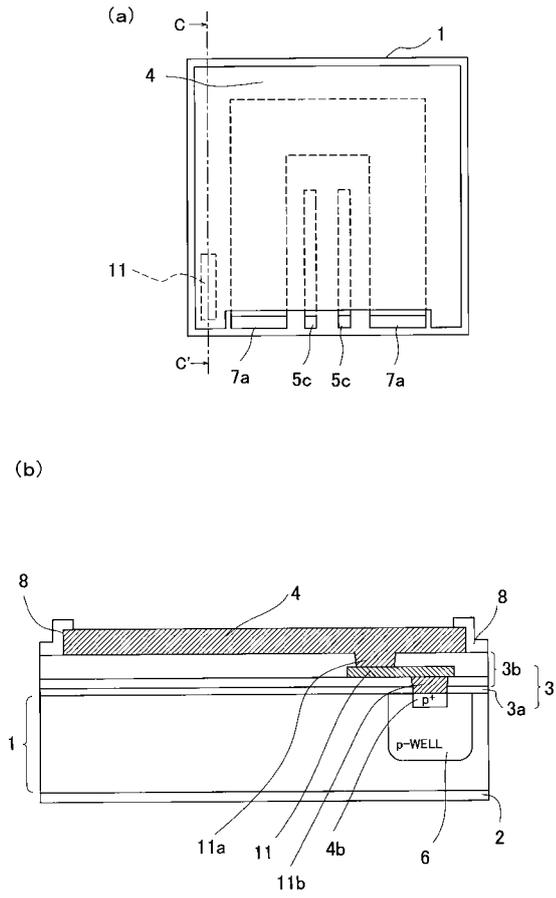
【 図 3 】



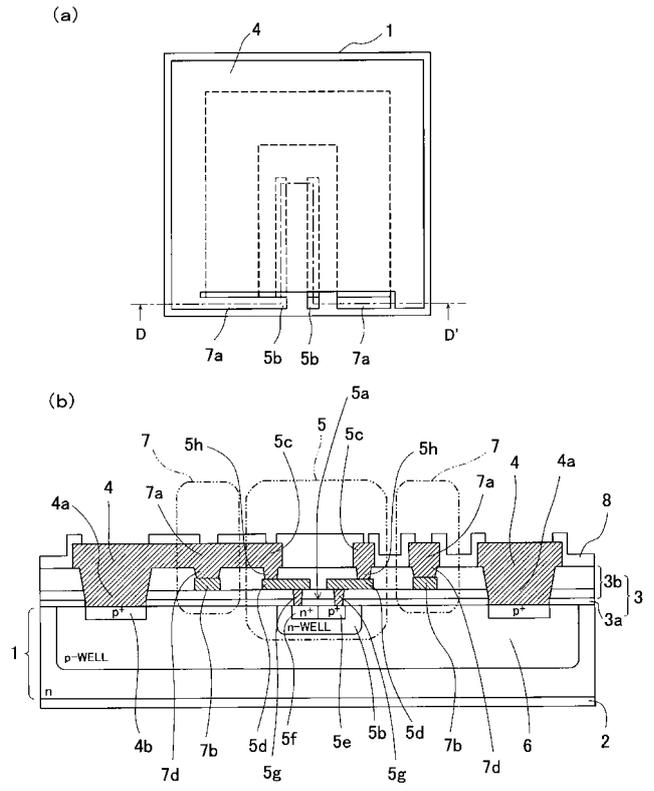
【 図 4 】



【 図 5 】



【 図 6 】



---

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)  
H 0 1 L 27/04 (2006.01) H 0 1 L 21/66 T

(72)発明者 森下 順

福岡県福岡市早良区百道浜三丁目 8 番 3 3 号 株式会社ウォルツ内

Fターム(参考) 4M106 AA07 AB11 CA02 CA31 DH51  
5F038 AZ08 BH01 BH14 BH15 CA02 CD18 DT12 EZ12 EZ13 EZ14  
EZ15 EZ16 EZ20