

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-69423

(P2017-69423A)

(43) 公開日 平成29年4月6日(2017.4.6)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/822 (2006.01)	HO 1 L 27/04 T	4M106
HO 1 L 27/04 (2006.01)	HO 1 L 29/91 C	5F038
HO 1 L 29/861 (2006.01)	HO 1 L 29/91 E	
HO 1 L 29/868 (2006.01)	HO 1 L 29/91 A	
HO 1 L 21/329 (2006.01)	HO 1 L 27/04 H	

審査請求 未請求 請求項の数 10 O L (全 20 頁) 最終頁に続く

(21) 出願番号	特願2015-194294 (P2015-194294)	(71) 出願人	308033711 ラピスセミコンダクタ株式会社 神奈川県横浜市港北区新横浜二丁目4番地8
(22) 出願日	平成27年9月30日 (2015.9.30)	(71) 出願人	508262836 株式会社ウォルツ 福岡県福岡市早良区百道浜三丁目8番33号
		(71) 出願人	598015084 学校法人福岡大学 福岡県福岡市城南区七隈8丁目19番1号
		(74) 代理人	100079049 弁理士 中島 淳
		(74) 代理人	100084995 弁理士 加藤 和詳

最終頁に続く

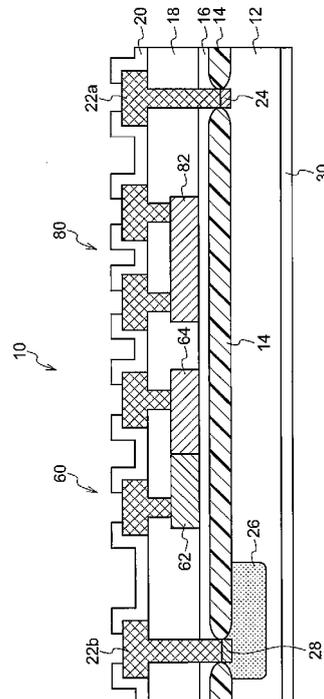
(54) 【発明の名称】 耐圧評価用素子及び耐圧評価用素子の製造方法

(57) 【要約】

【課題】 基板への高電圧の外乱印加に伴う素子あるいは評価系の破壊が抑制された耐圧評価用素子及び耐圧評価用素子の製造方法を提供すること。

【解決手段】 n型基板12と、n型基板の一方の面上に形成された絶縁層14、16と、絶縁層上に形成された多結晶シリコン層の一部に添加されたn型不純物及びn型不純物に接して添加されたp型不純物により形成されるpn接合を有する温度センサ60と、n型基板にp型の不純物が添加されて形成されたウエル領域26の内部にさらにp型の不純物が高濃度に添加されて形成されたP+拡散層28と、絶縁層を貫通するビアによりP+拡散層と接続されるとともに絶縁層上に設けられたウエル電極22bと、n型基板の他方の面に形成されたバックメタル30と、を含む。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 導電型の基板と、
前記基板の一方の面上に形成された絶縁層と、
前記絶縁層上に形成された多結晶シリコン層の一部に添加された n 型不純物及び前記 n 型不純物に接して添加された p 型不純物により形成される p n 接合を有する温度センサと

、
前記基板に第 2 導電型の不純物が添加されて形成されたウエル領域の内部にさらに第 2 導電型の不純物が高濃度に添加されて形成された第 2 導電型領域と、

前記絶縁層を貫通するビアにより前記第 2 導電型領域と接続されるとともに前記絶縁層上に設けられた第 1 電極と、

前記基板の他方の面に形成された第 2 電極と、
を含む耐圧評価用素子。

【請求項 2】

前記絶縁層上に形成された多結晶シリコン層に p 型不純物又は n 型不純物が添加されて形成された発熱体をさらに含む

請求項 1 に記載の耐圧評価用素子。

【請求項 3】

前記絶縁層を貫通するビアにより前記温度センサの n 型不純物が添加された部分及び p 型不純物が添加された部分と接続されるとともに前記絶縁層上に設けられた第 1 電極対と

、
前記絶縁層を貫通するビアにより前記発熱体の両端と接続されるとともに前記絶縁層上に設けられた第 2 電極対と、をさらに含む

請求項 2 に記載の耐圧評価用素子。

【請求項 4】

前記基板に第 1 導電型の不純物が高濃度に添加されて形成された第 1 導電型領域と、
前記絶縁層を貫通するビアにより前記第 1 導電型領域と接続されるとともに前記絶縁層上に設けられた第 3 電極と、をさらに含む

請求項 1 ~ 請求項 3 のいずれか 1 項に記載の耐圧評価用素子。

【請求項 5】

前記絶縁層上に形成されるとともに多結晶シリコンに第 2 導電型の不純物が添加され、かつ前記第 1 電極と前記第 2 導電型領域との間に形成されたフューズ、及び、前記絶縁層上に形成されるとともに多結晶シリコンに第 1 導電型の不純物が添加され、かつ前記第 3 電極と前記第 1 導電型領域との間に形成されたフューズの少なくとも一方をさらに含む

請求項 4 に記載の耐圧評価用素子。

【請求項 6】

前記絶縁層が、フィールド酸化膜及び該フィールド酸化膜上に形成された絶縁膜からなる

請求項 1 ~ 請求項 5 のいずれか 1 項に記載の耐圧評価用素子。

【請求項 7】

前記基板がシリコン基板であり、前記第 1 導電型が n 型であり、前記第 2 導電型が p 型である

請求項 1 ~ 請求項 6 のいずれか 1 項に記載の耐圧評価用素子。

【請求項 8】

第 1 導電型の基板の一方の面に第 2 導電型の不純物を添加してウエル領域を形成する工程と、

前記基板上に絶縁層を形成する工程と、

前記絶縁層に開口を設け該開口を介して第 2 導電型の不純物を高濃度に添加して前記ウエル領域内に第 2 導電型領域を形成する工程と、

前記絶縁層上にパターニングされた多結晶シリコン層を形成する工程と、

10

20

30

40

50

前記多結晶シリコン層の一部に n 型不純物を添加し、該 n 型不純物に接して p 型不純物を添加し、pn 接合を有する温度センサを形成する工程と、

前記絶縁層及び前記多結晶シリコン上に絶縁膜を形成する工程と、

前記絶縁膜及び前記絶縁層を貫通するビアにより前記第 2 導電型領域と接続された第 1 電極を前記絶縁膜上に形成する工程と、

前記基板の他方の面に第 2 電極を形成する工程と、

を含む耐圧評価用素子の製造方法。

【請求項 9】

前記絶縁層上にパターンニングされた多結晶シリコン層を形成する工程と、

前記多結晶シリコン層に p 型不純物又は n 型不純物を添加して発熱体を形成する工程と、
をさらに含む

請求項 8 に記載の耐圧評価用素子の製造方法。

【請求項 10】

前記絶縁層上にパターンニングされた多結晶シリコン層を形成する工程と、

前記多結晶シリコン層に第 2 導電型の不純物を添加させ前記第 2 導電型領域に接続されるフューズを形成する工程と、をさらに含む

請求項 8 又は請求項 9 に記載の耐圧評価用素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、耐圧評価用素子及び耐圧評価用素子の製造方法に関し、特にパワー半導体の実装用材料の耐圧評価用 TEG (Test Element Group) として用いられる耐圧評価用素子、及びその製造方法に関する。

【背景技術】

【0002】

パワー半導体とは、自動車やエアコンなど電力消費量の大きい機器の、電気エネルギーの制御や供給に用いられる半導体である。たとえば、自動車の分野では、近年、電気自動車やハイブリッド車、燃料電池車などに使用されるモータのエネルギー効率を高めるために、さらなる高電力出力が要求されるようになってきており、モータの高電力出力化に伴って、モータを制御するパワー半導体の制御電力も著しく高くなってきている。

【0003】

他方、モータの高出力電力化等に起因してモータ周辺の温度上昇も顕著になってきており、その結果、パワー半導体は高温環境下での動作も要求されつつある。そのため、パワー半導体に使用される樹脂などの実装用材料も高温環境下での高電圧耐性が要求されるようになってきている。そのような趨勢下、熱の集中と高電圧の印加という環境下における実装用材料の劣化の問題に対応するために、温度をモニタしながら実装用材料の高電圧耐性を試験するための耐圧評価用 TEG、すなわち耐圧評価用素子のニーズが高まりつつある。

【0004】

大電力の印加に配慮した従来技術に係る温度モニタ方法として、特許文献 1 に開示された温度検知方法が知られている。特許文献 1 に開示された温度検知方法に係る構成は、n 型の基板上に形成された被温度検知素子としての電界効果トランジスタと、該電界効果トランジスタに隣接して配置された温度検知用ダイオード (PN 接合ダイオード) を含んでいる。電界効果トランジスタのゲート端子及びソース端子が基板表面側に配置され、ドレイン端子が基板裏面側に配置されている。そして、温度検知用ダイオードのアノード端子及びカソード端子が、基板に形成された P 型のウエル (P ウエル) 内に配置され、アノード端子とカソード端子との間の順電圧を利用して温度をモニタする。

【0005】

特許文献 1 では、上記のような温度検知方法において、発熱源である被温度検知素子と温度検知用ダイオードとの間の熱抵抗を低減することにより、瞬時的に大電力が印加され

10

20

30

40

50

た場合でも被温度検知素子と温度検知用ダイオードとの間に生じる温度差が低減できるとしている。特許文献1における大電力とは電界効果トランジスタに印加される電力であり、したがって、特許文献1では、基板を介して大電力が印加される。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開平8-213441号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

ところで、高電圧耐性を試験するための高電圧を生成する電源を考えた場合、該電源から発生する電圧は、時間的に一定な直流電圧であることが正確な試験環境を構築する上で理想的といえる。しかしながら、現実的には電圧を印加した瞬間に高電圧を生成する電源から高電圧パルスが発生したり（スイッチングノイズ）、また長時間高電圧を印加しているときにランダムに高電圧ノイズが発生したりすることがある。たとえば、天気が不安定な時期に、長時間（たとえば、1週間程度）連続して電圧を印加している際に、落雷により送電線にフラッシュバックが発生するような場合を想定する。そのような場合、電源に給電する電圧が瞬間的に高くなり、その結果高電圧を生成する電源から発生する電圧にノイズが重畳されることが知られている。

【0008】

高電圧パルスや高電圧ノイズは交流電圧の一種であるため、たとえば、特許文献1に開示された温度検知方法に係る構成を高耐圧試験に用いた場合、該構成の裏面に高電圧の交流電圧が瞬間的に印加される状態が発生することになる。該構成の裏面に高電圧の交流電圧が瞬間的に印加されると、Pウエルは電気回路的には容量なので、容量の性質から高電圧の交流電圧はPウエルを通過することになる。そのため、特許文献1に開示された温度検知方法に係る構成では、Pウエル中に形成された温度検知用ダイオード（PN接合ダイオード）に高電圧の交流電圧が印加され、該PN接合ダイオードが破壊される可能性があるという問題に配慮しなければならない。あるいは、PN接合ダイオードに接続された測定器に大電流が流れ、測定器が破壊される可能性があるという問題に配慮しなければならない。このような現象は、一般的にはラッチアップ破壊現象の一種ともみなすことができる。

【0009】

本発明は、上述した課題を解決するためになされたものであり、基板への高電圧の外乱印加に伴う素子あるいは評価系の破壊が抑制された耐圧評価用素子及び耐圧評価用素子の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

上記目的を達成するために、本発明に係る耐圧評価用素子は、第1導電型の基板と、前記基板の一方の面上に形成された絶縁層と、前記絶縁層上に形成された多結晶シリコン層の一部に添加されたn型不純物及び前記n型不純物に接して添加されたp型不純物により形成されるpn接合を有する温度センサと、前記基板に第2導電型の不純物が添加されて形成されたウエル領域の内部にさらに第2導電型の不純物が高濃度に添加されて形成された第2導電型領域と、前記絶縁層を貫通するビアにより前記第2導電型領域と接続されるとともに前記絶縁層上に設けられた第1電極と、前記基板の他方の面に形成された第2電極と、を含むものである。

【0011】

また、上記目的を達成するために、本発明に係る耐圧評価用素子の製造方法は、第1導電型の基板の一方の面に第2導電型の不純物を添加してウエル領域を形成する工程と、前記基板上に絶縁層を形成する工程と、前記絶縁層に開口を設け該開口を介して第2導電型の不純物を高濃度に添加して前記ウエル領域内に第2導電型領域を形成する工程と、前記

10

20

30

40

50

絶縁層上にパターンニングされた多結晶シリコン層を形成する工程と、前記多結晶シリコン層の一部にn型不純物を添加し、該n型不純物に接してp型不純物を添加し、pn接合を有する温度センサを形成する工程と、前記絶縁層及び前記多結晶シリコン上に絶縁膜を形成する工程と、前記絶縁膜及び前記絶縁層を貫通するビアにより前記第2導電型領域と接続された第1電極を前記絶縁膜上に形成する工程と、前記基板の他方の面に第2電極を形成する工程と、を含むものである。

【発明の効果】

【0012】

本発明によれば、基板への高電圧の外乱印加に伴う素子あるいは評価系の破壊が抑制された耐圧評価用素子及び耐圧評価用素子の製造方法を提供することが可能となる。

10

【図面の簡単な説明】

【0013】

【図1】第1の実施の形態に係る耐圧評価用素子の構成の一例を示す縦断面図である。

【図2】第1の実施の形態に係る温度モニタダイオードの構成の一例を示す縦断面図、及び平面図である。

【図3】第1の実施の形態に係る発熱体の構成の一例を示す縦断面図、及び平面図である。

【図4】第1の実施の形態に係る耐圧評価用素子の温度モニタダイオード、及び発熱体への電源印加方法を示す図である。

【図5】第1の実施の形態に係る耐圧評価用素子を用いた耐圧試験における被試験体との接続状態を示す断面図及び平面図である。

20

【図6】第1の実施の形態に係る耐圧評価用素子を用いた耐圧試験における被試験体への高電圧印加方法のバリエーションを示す図である。

【図7】第1の実施の形態に係る耐圧評価用素子の製造工程の一例を説明するための縦断面図の一部である。

【図8】第1の実施の形態に係る耐圧評価用素子の製造工程の一例を説明するための縦断面図の一部である。

【図9】第1の実施の形態に係る耐圧評価用素子の製造工程の一例を説明するための縦断面図の一部である。

【図10】第1の実施の形態に係る耐圧評価用素子の製造工程の一例を説明するための縦断面図の一部である。

30

【図11】第2の実施の形態に係る耐圧評価用素子の構成の一例を示す縦断面図、及びポリシリコン抵抗の平面図である。

【図12】第2の実施の形態に係るポリシリコン抵抗の等価回路を示す図、及びポリシリコン抵抗の電圧-電流特性を示すグラフである。

【図13】第2の実施の形態に係る耐圧評価用素子の製造工程の一例を説明するための縦断面図の一部である。

【図14】第2の実施の形態に係る耐圧評価用素子の製造工程の一例を説明するための縦断面図の一部である。

【発明を実施するための形態】

40

【0014】

[第1の実施の形態]

図1ないし図10を参照して、本実施の形態に係る耐圧評価用素子及び耐圧評価用素子の製造方法について説明する。本実施の形態では、基板としてN型基板(N型不純物が添加された基板)を用いる形態を例示して説明するが、これに限られず、P型基板(P型不純物が添加された基板)を用いた形態としてもよい。この場合、以下の説明はP型とN型とを入れ替えて読めばよい。

【0015】

図1は、本実施の形態に係る耐圧評価用素子10の縦断面図である。本実施の形態に係る耐圧評価用素子10は、N型基板12、N型基板12の表面側に形成されたフィールド

50

酸化膜 14、フィールド酸化膜 14 上に形成された酸化膜 16、酸化膜 16 上に形成された B P S G (B o r o n P h o s p h o r u s S i l i c o n G l a s s) 膜 18、及び B P S G 膜 18 上に形成されたパッシベーション膜 20 を含んで構成されている。N 型基板 12 の裏面側には、高電圧を印加するための電極として機能するバックメタル 30 が形成されている。耐圧評価用素子 10 は、発熱体 80 により発生させた熱を被試験体に加えて被試験体を高温に維持しつつ、耐圧試験を行う素子である。耐圧試験の際には、温度モニタダイオード 60 により被試験体の温度をモニタする。

【 0 0 1 6 】

図 1 に示すように、N 型基板 12 には、N 型の不純物を高濃度に拡散させて N + 拡散層 24 が形成されており、該 N + 拡散層 24 は、パッシベーション膜 20 に開口部を有する高電圧電極 22 a に接続されている。高電圧電極 22 a は、バックメタル 30 に印加された高電圧を被試験体まで導電する機能を有している。また、N 型基板 12 には、P 型の不純物を拡散させて P ウエル 26 が形成されており、該 P ウエル 26 の内部には、P 型の不純物を高濃度に拡散させて P + 拡散層 28 が形成されている。該 P + 拡散層 28 は、パッシベーション膜 20 に開口部を有するウエル電極 22 b に接続されている。ウエル電極 22 b は、バックメタル 30 に印加された高電圧を逆バイアスで受けるウエル P N 接合 (N 型基板 12 と P ウエル 26 との界面に形成される P N 接合) に接続されている。

10

【 0 0 1 7 】

耐圧評価用素子 10 は、さらに、酸化膜 16 上に形成された温度モニタダイオード 60 及び発熱体 80 を備えている。発熱体 80 は抵抗体により構成されており、電圧を印加することによって、あるいは電流を流すことによって被試験体を加熱するための熱を発生させる部位である。温度モニタダイオード 60 は P N 接合型のダイオードであり、順電圧を利用して被試験体に与えられる温度をモニタする。

20

【 0 0 1 8 】

図 2 (a) は、温度モニタダイオード 60 の縦断面図を、図 2 (b) は、温度モニタダイオード 60 の平面図を各々示している。図 2 に示すように、温度モニタダイオード 60 は、P + ポリシリコン 62、N + ポリシリコン 64、P + ポリシリコン 62 に接続されたモニタ電極 22 c、及び N + ポリシリコン 64 に接続されたモニタ電極 22 d を含んで構成されている。

30

【 0 0 1 9 】

P + ポリシリコン 62 は、ポリシリコンすなわち多結晶シリコンに P 型不純物を高濃度に添加させて形成されており、N + ポリシリコン 64 は、多結晶シリコンに N 型の不純物を高濃度に添加させて形成されている。P + ポリシリコン 62 と N + ポリシリコン 64 とが接触する界面は P N 接合を形成し、モニタ電極 22 c と 22 d との間に電源を接続することにより、温度モニタダイオード 60 は P N 接合型のダイオード特性を示す。

【 0 0 2 0 】

図 3 (a) は、発熱体 80 の縦断面図を、図 3 (b) は、発熱体 80 の平面図を各々示している。図 3 に示すように、発熱体 80 は、ポリシリコン 82、及びポリシリコン 82 の両端に接続された発熱体電極 22 e、22 f を含んで構成されている。本実施の形態では、ポリシリコン 82 は抵抗体であり、N 型の不純物を添加させて形成されているが、むしろ P 型の不純物を添加させて形成してもよい。発熱体電極 22 e と 22 f との間に電圧を印加することにより、又は電流を流すことにより、発熱体 80 からジュール熱を発生させて被試験体に加え、被試験体を高温にする。

40

【 0 0 2 1 】

たとえば、ポリシリコン 82 を含む発熱体電極 22 e と 22 f との間の電気抵抗を R (R : オーム) とし、発熱体電極 22 e と 22 f との間に印加する電圧を V (V : ボルト) とすると、発熱体 80 で消費される電力 P は、 $P = V^2 / R$ (W : ワット) となり、この電力 P に応じた熱が被試験体に加えられる。あるいは、発熱体電極 22 e - 22 f 間に流す電流を I (I : アンペア) とすると、発熱体 80 で消費される電力 P は、 $P = R \times I^2$ (W) となり、この電力 P に応じた熱が被試験体に加えられる。

50

【 0 0 2 2 】

なお、上記実施の形態では、発熱体 80 を、酸化膜 16 上にポリシリコンを用いて形成する形態を例示したが、これに限られず、たとえば、N 型基板 12 に P 型又は N 型の不純物を拡散させて形成することも可能である。さらには、発熱体 80 を耐圧評価用素子 10 とは別体とし、独立して被試験体に対し熱を加える形態としてもよい。

【 0 0 2 3 】

つぎに、図 4 を参照して、本実施の形態に係る温度モニタダイオード 60 及び発熱体 80 について、耐圧試験における電源の接続方法の一例を含めより詳細に説明する。

【 0 0 2 4 】

まず、温度モニタダイオード 60 には、図 4 に示すように、温度モニタダイオード 60 に対して順方向接続となるように温度モニタ用の電源から電圧 V D (モニタ電圧 V D) を印加する(すなわち、P + ポリシリコン 62 に電源の正極を、N + ポリシリコン 64 に電源の負極を接続する)。温度モニタダイオード 60 の周囲の温度に応じて、温度モニタダイオード 60 の順方向の電流 I D (モニタ電流 I D) が変化するので、予め測定しておいた温度モニタダイオード 60 の電流 - 温度特性と比較することにより温度を検知する。耐圧試験の実施中常に温度がモニタできるように、モニタ電圧 V D は常時印加してもよい。また、モニタ電圧 V D の値は、一例として約 1 V である。

【 0 0 2 5 】

なお、本実施の形態では、モニタ電極 22 c、22 d を用いた 2 端子法によるモニタ電流の測定例を例示して説明したが、これに限られず、4 端子法等他の方法により測定する形態としてもよい。4 端子法によれば、モニタ電流 I D をより高精度に測定することができる。なお、4 端子法を用いる場合は、モニタ電極の数をもう 2 個増やせばよい。

【 0 0 2 6 】

一方、発熱体 80 には、図 4 に示すように、発熱体電極 22 e と 22 f との間に発熱用の電源から電圧 V P (発熱体電圧 V P) を印加する。本実施の形態では、一例として、発熱体電極 22 f を接地し(グランド G N D に接続し)、発熱体電極 22 e に正電源を印加している。ただし、発熱体電極 22 e に印加する電源は負電源であってもよい。たとえば、発熱体電圧 V P の値を 100 V、発熱体電極 22 e 及び 22 f の抵抗値を含むポリシリコン 82 の抵抗値を 1000 とすると、消費電力 P は、 $P = 100^2 / 1000 = 10$ (W) となり、この消費電力 P に応じた熱が被試験体に加えられる。

【 0 0 2 7 】

また、発熱体電圧 V P の代わりに、電流 I P (発熱体電流 I P) を流す電流源を、発熱体電極 22 e と 22 f との間に接続してもよい。この場合、たとえば発熱体電流 I P の値を 0.2 (A)、発熱体 80 のポリシリコン 82 の抵抗値を 1000 とすると、消費電力 P は、 $P = 0.2 \times 0.2 \times 1000 = 40$ (W) となり、この消費電力 P に応じた熱が被試験体に加えられる。

【 0 0 2 8 】

耐圧試験中において、温度モニタダイオード 60 によるモニタ温度が予め定められた試験温度の目標値(目標試験温度)に達した場合には、発熱体 80 に接続している電源(電圧源又は電流源)を切り電源からの電力の供給を停止させるか、あるいは電源の発熱体電圧 V P の値、又は発熱体電流 I P の値を減少させることにより試験温度を一定に維持することができる。さらには、発熱体 80 の電源を可変電圧源又は可変電流源とし、温度モニタダイオード 60 でモニタされた温度と目標試験温度との差分を該可変電圧源又は該可変電流源に負帰還させ、フィードバック制御して試験温度を一定に維持することも可能である。

【 0 0 2 9 】

つぎに、図 5 及び図 6 を参照して、本実施の形態に係る耐圧試験の試験系についてより詳細に説明する。図 5 は、本実施の形態に係る耐圧評価用素子 10 を用いた耐圧試験における被試験体 U T との接続を示す図であり、図 5 (a) はその断面図を、図 5 (b) は平面図を各々示している。また、図 6 は、耐圧試験における被試験体 U T への高電圧の印加

10

20

30

40

50

方法のバリエーションを示している。なお、本実施の形態に係る被試験体 U T は、一例として、耐圧評価用素子 1 0 と同様の製造工程により製造される半導体素子の、組立工程において用いられる樹脂等の材料である。

【 0 0 3 0 】

図 5 (a) に示すように、本実施の形態に係る耐圧試験の試験系では、耐圧評価用素子 1 0 の表面側と金属プレート M P 1 (高電圧印加用金属端子) とで被試験体 U T を挟持し、耐圧評価用素子 1 0 の裏面側に設けられたバックメタル 3 0 に接触させて金属プレート M P 2 を配置する。本実施の形態では、金属プレート M P 1 の一方 (図 5 (a) で右側の金属プレート M P 1) を、高電圧電極 2 2 a の上方に配置させ、金属プレート M P 1 の他方 (図 5 (a) で左側の金属プレート M P 1) を、ウエル電極 2 2 b の上方に配置させ、双方とも接地している。そして、金属プレート M P 2 に、耐圧試験用の試験電圧 V T を印加する。試験電圧 V T の具体的な値は、被試験体に求められる耐圧等によって異なるが、一例として、5 0 0 V 程度である。

10

【 0 0 3 1 】

一方、図 5 (a) に示すように、本実施の形態に係る耐圧試験の試験系では、温度モニタダイオード 6 0 にモニタ電圧 V D を印加するために、モニタ電極 2 2 c に接続されるモニタ金属端子 6 6 a、及びモニタ電極 2 2 d に接続されるモニタ金属端子 6 6 b を被試験体 U T を貫通させて形成している。同様に、発熱体 8 0 に発熱体電圧 V P を印加するために、発熱体電極 2 2 e に接続される発熱体金属端子 8 4 a、及び発熱体電極 2 2 f に接続される発熱体金属端子 8 4 b を被試験体 U T を貫通させて形成している。

20

【 0 0 3 2 】

モニタ金属端子 6 6 a、6 6 b、及び発熱体金属端子 8 4 a、8 4 b は、被試験体 U T に開孔を設けた後、パンプ法を用いて該開孔を金属で埋め、被試験体 U T の表面に所定の膜厚の金属端子を設けることによって形成する。

【 0 0 3 3 】

図 5 (b) に示すように、本実施の形態では、モニタ金属端子 6 6 a、6 6 b、及び発熱体金属端子 8 4 a、8 4 b の形状を平面視略矩形としているが、これに限られず、具体的な設計条件等に応じて、たとえば平面視略円形としてもよい。また、モニタ金属端子 6 6 a、6 6 b、及び発熱体金属端子 8 4 a、8 4 b の各々には、配線を接続するためのパッド P A D が設けられている。

30

【 0 0 3 4 】

本実施の形態では、上述のパンプ法を用いることにより、モニタ金属端子 6 6 a、6 6 b、及び発熱体金属端子 8 4 a、8 4 b の膜厚、平面形状、面積等を柔軟に設定することができる。ここで、上記パンプに用いる金属材料としては、A u (金)、C u (銅) 等特に限定されることなく用いることができるが、該金属材料は、耐圧試験の測定器に接続される配線との接触方法や、接触抵抗、配線抵抗等の電気的特性、あるいはコスト等の観点から総合的に判断して選択される。

【 0 0 3 5 】

つぎに、図 6 を参照して、本実施の形態に係る耐圧試験の試験系における試験電圧 V T の印加方法の各種形態例について説明する。図 6 では、金属プレート M P 1、あるいは被試験体 U T の形状をさまざまに変えることにより、金属プレート M P 1 と被試験体 U T との接触状態を適宜変更し、さまざまな試験電圧 V T の印加方法を選択することができることを説明している。なお、図 6 では、煩雑化を避けるため、耐圧評価用素子 1 0 の温度モニタダイオード 6 0、発熱体 8 0、及びバックメタル 3 0、さらに試験系におけるモニタ金属端子 6 6 a、6 6 b、発熱体金属端子 8 4 a、8 4 b の図示を省略している。

40

【 0 0 3 6 】

図 6 (a) は、N 型基板 1 2 の裏面に印加させた試験電圧 V T が、N 型基板 1 2、N + 拡散層 2 4、高電圧電極 2 2 a を介して導電された電圧 (サブ電圧)、及び、裏面に印加させた試験電圧 V T が N 型基板 1 2 と P ウエル 2 6 との界面により形成されるウエル P N 接合、P + 拡散層 2 8、ウエル電極 2 2 b を介して導電された電圧 (ウエル電圧) の両方

50

が、被試験体 U T に印加される印加方法の例である。この場合は、高電圧電極 2 2 a 及びウエル電極 2 2 b を覆うように、耐圧評価用素子 1 0 の表面側全体に被試験体 U T を配置し、被試験体 U T の全体を覆うように金属プレート M P 1 を配置する。

【 0 0 3 7 】

図 6 (b) は、被試験体 U T の形状を変え、被試験体 U T にウエル電圧のみが印加されるようにした印加方法の例である。この場合は、ウエル電極 2 2 b を覆うように、耐圧評価用素子 1 0 の表面側に被試験体 U T を配置する。図 6 (b) では、金属プレート M P 1 を耐圧評価用素子 1 0 の全体を覆うように配置する形態を例示しているが、これに限られず、被試験体 U T のみを覆うように金属プレート M P 1 を配置してもよい。

【 0 0 3 8 】

図 6 (c) は、被試験体 U T の形状を変え、被試験体 U T にサブ電圧のみが印加されるようにした印加方法の例である。この場合は、高電圧電極 2 2 a を覆うように、耐圧評価用素子 1 0 の表面側に被試験体 U T を配置する。図 6 (c) では、金属プレート M P 1 を耐圧評価用素子 1 0 の全体を覆うように配置する形態を例示しているが、これに限られず、被試験体 U T のみを覆うように金属プレート M P 1 を配置してもよい。

【 0 0 3 9 】

図 6 (d) は、被試験体 U T を、その形状を変更せず耐圧評価用素子 1 0 の表面側全体を覆うように配置し、金属プレート M P 1 の形状を変え、被試験体 U T にサブ電圧のみが印加されるようにした印加方法の例である。この場合は、高電圧電極 2 2 a の直上を覆うように金属プレート M P 1 を配置する。同様に、ウエル電極 2 2 b の直上を覆うように金属プレート M P 1 の形状を変え、被試験体 U T にウエル電圧のみが印加されるようにしてもよい。

【 0 0 4 0 】

つぎに、図 7 ないし図 1 0 を参照して、本実施の形態に係る耐圧評価用素子 1 0 の製造方法の一例について説明する。なお、本実施の形態では、L O C O S (L o c a l O x i d a t i o n o f S i l i c o n) 法を用いた耐圧評価用素子 1 0 の製造方法の一例を例示して説明するが、これに限られず S T I (S h a l l o w T r e n c h I s o l a t i o n) 法等による製造方法を適用してもよい。あるいは、S O I (S i l i c o n O n I n s u l a t o r) 基板を用いた形態としてもよい。また、本実施の形態に係る耐圧評価用素子 1 0 の大きさは、一例として、1 c m × 1 c m 程度の大きさである。

【 0 0 4 1 】

まず、図 7 (a) に示すように、N 型基板 1 2 にウエット酸化処理を施して、厚さ約 8 0 0 n m の S i O ₂ (シリコン酸化膜) からなる犠牲膜 4 0 をウエハ全面に形成する。

【 0 0 4 2 】

つぎに、ウエハ全面にフォトレジストを塗布した後、フォトリソグラフィによりパターニングして P ウエル 2 6 に対応する部分に開口を有するマスクを形成する (図示省略) 。

【 0 0 4 3 】

つぎに、上記マスクの開口を通し犠牲膜 4 0 を介して、イオン注入法により P 型不純物、たとえば B ⁺ (ボロン) を打ち込み、図 7 (b) に示すように P + インブラ層 4 2 を形成する。B ⁺ を打ち込む際の加速エネルギーは、一例として 1 0 0 k e V、ドーズ量は、一例として、1 × 1 0 ^{1 3} c m ^{- 2} とする。

【 0 0 4 4 】

つぎに、ウエハを熱処理してドライブインを施し、B を活性化させるとともに P + インブラ層 4 2 を拡散させて、図 7 (c) に示すように、P ウエル 2 6 を形成する。このドライブインは、一例として、温度を 1 2 0 0 とした窒素雰囲気中に、ウエハを約 5 4 0 分間放置することにより行う。

【 0 0 4 5 】

つぎに、図 7 (d) に示すように、H F (フッ化水素) による洗浄等によりウエハ全面の犠牲膜 4 0 を除去する。

10

20

30

40

50

【0046】

つぎに、図示を省略するが、LOCOS法により、素子間を分離するフィールド酸化膜の形成を行う。

【0047】

すなわち、ウエハに熱酸化処理を施してパッド酸化膜 (SiO_2 膜) を形成し、該パッド酸化膜上にLP-CVD (Low Pressure-Chemical Vapor Deposition: 減圧CVD) 法等によりシリコン窒化膜 (SiN 膜) を形成する。パッド酸化膜及びシリコン窒化膜の厚さは、一例として、各々約30nm、約1500nmとする。

【0048】

つぎに、フォトリソグラフィを施した後、RIE (Reactive Ion Etching) 法等によるエッチングでシリコン窒化膜をエッチングし、フィールド酸化膜14に対応する部分に開口を有するマスクを形成する。

【0049】

つぎに、このマスクを用いて熱酸化処理を行い、図7(e)に示すように、フィールド酸化膜 (LOCOS酸化膜) 14を形成する。該フィールド酸化膜14の厚さは、一例として、約800nmとする。

【0050】

つぎに、熱リン酸等により、シリコン窒化膜を除去する。

【0051】

つぎに、ウエハ全面にフォトレジストを塗布した後、フォトリソグラフィによりパターンニングして、N+拡散層24に対応する部分に開口を有するマスクを形成する(図示省略)。

【0052】

つぎに、上記マスクの開口を通し、イオン注入法によりN型不純物、たとえば P^+ (リン) を打ち込み、図8(a)に示すようにN+拡散層24を形成する。 P^+ を打ち込む際の加速エネルギーは、一例として20keV、ドーズ量は、一例として、 $1 \times 10^{15} \text{ cm}^{-2}$ とする。その後、上記マスクをエッチング等により除去する。

【0053】

つぎに、ウエハ全面にフォトレジストを塗布した後、フォトリソグラフィによりパターンニングして、P+拡散層28に対応する部分に開口を有するマスクを形成する(図示省略)。

【0054】

つぎに、上記マスクの開口を通し、イオン注入法によりP型不純物、たとえば BF_2^+ (フッ化ボロン) を打ち込み、図8(b)に示すようにP+拡散層28を形成する。 BF_2^+ を打ち込む際の加速エネルギーは、一例として30keV、ドーズ量は、一例として、 $1 \times 10^{15} \text{ cm}^{-2}$ とする。その後、上記マスクをエッチング等により除去する。

【0055】

つぎに、図8(c)に示すように、フィールド酸化膜14上に、PE-CVD (Plasma Enhanced-CVD) 法等を用いて、 SiO_2 の酸化膜16を成膜する。酸化膜16の厚さは、一例として、約800nmとする。

【0056】

つぎに、図8(d)に示すように、酸化膜16上に、LP-CVD (Low Pressure-CVD) 法等を用いて、ポリシリコン膜44を成膜する。ポリシリコン膜44の厚さは、一例として、約300nmとする。

【0057】

つぎに、ウエハ全面にフォトレジストを塗布した後、フォトリソグラフィによりパターンニングして、温度モニタダイオード60及び発熱体80に対応する部分以外の部分に開口を有するマスクを形成する(図示省略)。

【0058】

10

20

30

40

50

つぎに、R I E 法等を用いてポリシリコン膜 4 4 をエッチングし、図 8 (e) に示すように、温度モニタダイオード 6 0 に対応するポリシリコン膜 4 6 、及び発熱体 8 0 に対応するポリシリコン膜 4 8 を形成する。

【 0 0 5 9 】

つぎに、ウエハ全面にフォトレジストを塗布した後、フォトリソグラフィによりパターニングして、温度モニタダイオード 6 0 の N + ポリシリコン 6 4 、及び発熱体 8 0 のポリシリコン 8 2 に対応する部分に開口を有するマスクを形成する (図示省略) 。

【 0 0 6 0 】

つぎに、上記マスクの開口を通し、イオン注入法により N 型不純物、たとえば P + を打ち込み、図 9 (a) に示すように、N + ポリシリコン 6 4 、及びポリシリコン 8 2 を形成する。P + を打ち込む際の加速エネルギーは、一例として 1 2 0 k e V 、ドーズ量は、一例として、 $2.5 \times 10^{15} \text{ cm}^{-2}$ とする。その後、上記マスクをエッチング等により除去する。

10

【 0 0 6 1 】

つぎに、ウエハ全面にフォトレジストを塗布した後、フォトリソグラフィによりパターニングして、温度モニタダイオード 6 0 の P + ポリシリコン 6 2 に対応する部分に開口を有するマスクを形成する (図示省略) 。

【 0 0 6 2 】

つぎに、上記マスクの開口を通し、イオン注入法により P 型不純物、たとえば B + を打ち込み、図 9 (b) に示すように、P + ポリシリコン 6 2 を形成する。B + を打ち込む際の加速エネルギーは、一例として 5 0 k e V 、ドーズ量は、一例として、 $1 \times 10^{15} \text{ cm}^{-2}$ とする。その後、上記マスクをエッチング等により除去する。

20

【 0 0 6 3 】

つぎに、図 9 (c) に示すように、A P - C V D (A t m o s p h e r i c P r e s s u r e - C V D) 法等を用いて、ウエハ全面に、B P S G 膜 1 8 を成膜する。B P S G 膜 1 8 の厚さは、一例として、約 5 0 0 n m とする。

【 0 0 6 4 】

つぎに、ウエハにアニール処理を施し、B P S G 膜 1 8 を熱拡散させ、熱硬化させる。このアニール処理は、一例として、温度を 9 0 0 とした窒素雰囲気中に、ウエハを約 3 0 分間放置することにより行う。

30

【 0 0 6 5 】

つぎに、図 9 (d) に示すように、酸化膜 1 6 及び B P S G 膜 1 8 を貫通して、N + 拡散層 2 4 に達するコンタクトホール H a 、P + 拡散層 2 8 に達するコンタクトホール H b 、温度モニタダイオード 6 0 に達するコンタクトホール H c 、H d 、及び発熱体 8 0 に達するコンタクトホール H e 、H f を、フォトリソグラフィ及び R I E 法等のエッチングを用いて形成する。

【 0 0 6 6 】

つぎに、図 9 (e) に示すように、スパッタ法等により、コンタクトホール H a ないし H f を埋めつつウエハ全面に金属膜 5 0 を形成する。金属膜 5 0 の金属としては、たとえば、A l (アルミニウム) を用いることができる。また、金属膜 5 0 の厚さは、一例として、 $2 \mu \text{m}$ とする。

40

【 0 0 6 7 】

つぎに、フォトリソグラフィ及び R I E 法等のエッチングを用いて金属膜 5 0 をエッチングし、図 1 0 (a) に示すように、所定の形状の高電圧電極 2 2 a 、ウエル電極 2 2 b 、モニタ電極 2 2 c 、2 2 d 、発熱体電極 2 2 e 、2 2 f を形成する。

【 0 0 6 8 】

つぎに、図 1 0 (b) に示すように、P E - C V D 法等を用いて、ウエハ全面に、絶縁膜 5 2 を成膜する。絶縁膜 5 2 の材料としては、たとえば、シリコン窒化膜を用いることができる。また、絶縁膜 5 2 の厚さは、一例として、約 3 0 0 n m とする。

【 0 0 6 9 】

50

つぎに、フォトリソグラフィ及びエッチングを用いて絶縁膜 5 2 をエッチングし、図 1 0 (c) に示すように、高電圧電極 2 2 a、ウエル電極 2 2 b、モニタ電極 2 2 c、2 2 d、発熱体電極 2 2 e、2 2 f に対応する部位に開口部を設け、パッシベーション膜 2 0 を形成する。

【 0 0 7 0 】

つぎに、図 1 0 (d) に示すように、N型基板 1 2 の裏面に金属を蒸着し、バックメタル 3 0 を形成する。バックメタル 3 0 の材料としては、たとえば Ti (チタン) が用いられ、バックメタル 3 0 の厚さは、一例として、2 0 0 nm とする。

【 0 0 7 1 】

以上の製造方法により、本実施の形態に係る耐圧評価用素子 1 0 が製造される。

10

【 0 0 7 2 】

以上詳述したように、本実施の形態に係る耐圧評価用素子 1 0 では、温度モニタダイオード 6 0、及び発熱体 8 0 が、フィールド酸化膜 1 4 と酸化膜 1 6 からなる絶縁層により N型基板 1 2 から絶縁されている。そのため、N型基板 1 2 に高電圧パルスや高電圧ノイズなどが印加されても、N型基板 1 2 内にある多数キャリアである高電圧電子や少数キャリアである高電圧ホールが直接温度モニタダイオード 6 0、あるいは発熱体 8 0 まで到達しない。その結果、温度モニタダイオード 6 0、あるいは発熱体 8 0 が直接高電圧パルスや高電圧ノイズの影響を受けることが抑制される。したがって、耐圧試験において、大電流が流れて測定器等が破壊されるという問題も発生し難くなる。つまり、本実施の形態に係る耐圧評価用素子 1 0 によれば、基板への高電圧の外乱印加に伴う素子あるいは評価系の破壊が抑制された耐圧評価用素子及び耐圧評価用素子の製造方法を提供することが可能となる。

20

【 0 0 7 3 】

[第 2 の実施の形態]

つぎに、図 1 1 ないし図 1 4 を参照して、本実施の形態に係る耐圧評価用素子 1 0 a について説明する。本実施の形態は、高電圧電極 2 2 a 及びウエル電極 2 2 b にフューズを設けた形態であり、その他の構成は上記実施の形態と同様なので、同じ構成には同一の符号を付して説明を省略する。

【 0 0 7 4 】

図 1 1 (a) に示すように、耐圧評価用素子 1 0 a は、高電圧電極 2 2 a と N + 拡散層 2 4 との間に直列に接続された N + ポリシリコン抵抗 3 4、及びウエル電極 2 2 b と P + 拡散層 2 8 との間に直列に接続された P + ポリシリコン抵抗 3 2 を備えている。

30

【 0 0 7 5 】

図 1 1 (b) に、P + ポリシリコン抵抗 3 2 の平面図を示す。P + ポリシリコン抵抗 3 2 の幅 W は、一例として約 1 0 μ m、長さ L は、一例として約 1 5 0 μ m であり、P + ポリシリコン抵抗 3 2 の抵抗値は、一例として約 1 0 k Ω である。

【 0 0 7 6 】

図 1 1 (c) に、N + ポリシリコン抵抗 3 4 の平面図を示す。N + ポリシリコン抵抗 3 4 の幅 W は、一例として約 1 0 μ m、長さ L は、一例として約 1 5 0 μ m であり、N + ポリシリコン抵抗 3 4 の抵抗値は、一例として約 3 . 5 k Ω である。

40

【 0 0 7 7 】

なお、上記の、P + ポリシリコン抵抗 3 2 及び N + ポリシリコン抵抗 3 4 のサイズ、抵抗値は一例であり、具体的設計等に応じて設定された適宜なサイズ、抵抗値としてよい。また、P + ポリシリコン抵抗 3 2 及び N + ポリシリコン抵抗 3 4 の抵抗値が異なるのは、本実施の形態における製造工程の条件 (不純物注入の際の加速エネルギー、ドーズ量等) の違いに基づくものであり、むしろ該条件を変え同じ抵抗値としてもよい。

【 0 0 7 8 】

図 1 2 (a) に、P + ポリシリコン抵抗 3 2 に接続される部位を含めた等価回路図、図 1 2 (b) に P + ポリシリコン抵抗 3 2 の電圧 - 電流特性の一例を示す。図 1 2 (a) に示すように、P + ポリシリコン抵抗 3 2 の一端はウエル電極 2 2 b に接続され、他端は N

50

型基板 1 2 と P ウエルとの界面に形成されるダイオード DW を介してバックメタル 3 0 に接続されている。そして、先述したように、ウエル電極 2 2 b とバックメタル 3 0 との間に、試験電圧としてのウエル電圧が印加される。

【 0 0 7 9 】

図 1 2 (b) に示すように、本実施の形態に係る P + ポリシリコン抵抗 3 2 では、0 . 0 2 A 程度の電流 (溶断電流) が流れるとポリシリコンが溶断し、電流が流れなくなっている。このことから、p + ポリシリコン抵抗 3 2 が、ウエル電圧に対するフューズとしての機能を有することがわかる。つまり、ウエル電圧が印加された状態において、N 型基板 1 2 等に印加された高電圧パルスや高電圧ノイズ等の外乱によりウエル電極 2 2 b に過電流が流れようとしても、P + ポリシリコン抵抗 3 2 により電流制限がかかる。あるいは、溶断電流以上に流れようとする P + ポリシリコン抵抗 3 2 がフューズとなり溶断して、電流を遮断する。そのため N 型基板 1 2 の裏面に電圧を印加する測定系、もしくはウエル電極に接続される測定系に対する過電流の流入を抑制することができ、さらには、測定器の破壊を防止することができる。

10

【 0 0 8 0 】

図 1 2 (c) に、N + ポリシリコン抵抗 3 4 に接続される部位を含めた等価回路図、図 1 2 (d) に N + ポリシリコン抵抗 3 4 の電圧 - 電流特性の一例を示す。図 1 2 (c) に示すように、N + ポリシリコン抵抗 3 4 の一端は高電圧電極 2 2 a に接続され、他端はバックメタル 3 0 に接続されている。そして、先述したように、高電圧電極 2 2 a とバックメタル 3 0 との間に、試験電圧としてのサブ電圧が印加される。

20

【 0 0 8 1 】

図 1 2 (d) に示すように、本実施の形態に係る N + ポリシリコン抵抗 3 4 では、0 . 0 2 5 A 程度の電流 (溶断電流) が流れるとポリシリコンが溶断し、電流が流れなくなっている。このことから、P + ポリシリコン抵抗 3 2 と同様に、N + ポリシリコン抵抗 3 4 が、サブ電圧に対するフューズとしての機能を有することがわかる。つまり、サブ電圧が印加された状態において、N 型基板 1 2 等に印加された高電圧パルスや高電圧ノイズ等の外乱により高電圧電極 2 2 a に過電流が流れようとしても、N + ポリシリコン抵抗 3 4 により電流制限がかかる。あるいは、溶断電流以上に流れようとする N + ポリシリコン抵抗 3 4 がフューズとなり溶断して、電流を遮断する。そのため N 型基板 1 2 の裏面に電圧を印加する測定系、もしくはサブ電極に接続される測定系に対する過電流の流入を抑制することができ、さらには、測定器の破壊を防止することができる。

30

【 0 0 8 2 】

つぎに、図 1 3 及び図 1 4 を参照して、本実施の形態に係る耐压評価用素子 1 0 a の製造方法の一例について説明する。本実施の形態も、上記実施の形態と同様 N 型基板 1 2 を採用し、LOCOS 法を用いた耐压評価用素子 1 0 a の製造方法を例示して説明する。なお、図 7 (a) に示す犠牲膜の成膜から、図 7 (e) に示す LOCOS 法によるフィールド酸化膜 1 4 の形成までは上記実施の形態と同様であるので説明を省略し、図 7 (e) に示されたウエハの状態から説明する。

【 0 0 8 3 】

まず、図 1 3 (a) に示すように、フィールド酸化膜 1 4 上に、PE - CVD 法等を用いて、SiO₂ の酸化膜 5 4 を成膜する。酸化膜 5 4 の厚さは、一例として、約 8 0 0 nm とする。

40

【 0 0 8 4 】

つぎに、図 1 3 (b) に示すように、酸化膜 5 4 を貫通して、N + 拡散層 2 4 に対応する部分に達するコンタクトホール H h、P + 拡散層 2 8 に対応する部分に達するコンタクトホール H g を、フォトリソグラフィ及び RIE 法等のエッチングを用いて形成する。

【 0 0 8 5 】

つぎに、ウエハ全面にフォトレジストを塗布した後、フォトリソグラフィによりパターニングして、N + 拡散層 2 4 に対応する部分に開口を有するマスクを形成する (図示省略) 。

50

【0086】

つぎに、上記マスクの開口を通し、イオン注入法によりN型不純物、たとえばP⁺を打ち込み、図13(c)に示すようにN⁺拡散層24を形成する。P⁺を打ち込む際の加速エネルギーは、一例として20keV、ドーズ量は、一例として、 $1 \times 10^{15} \text{ cm}^{-2}$ とする。その後、上記マスクをエッチング等により除去する。

【0087】

つぎに、ウエハ全面にフォトレジストを塗布した後、フォトリソグラフィによりパターニングして、P⁺拡散層28に対応する部分に開口を有するマスクを形成する(図示省略)。

【0088】

つぎに、上記マスクの開口を通し、イオン注入法によりP型不純物、たとえばBF₂⁺を打ち込み、図13(d)に示すようにP⁺拡散層28を形成する。BF₂⁺を打ち込む際の加速エネルギーは、一例として30keV、ドーズ量は、一例として、 $1 \times 10^{15} \text{ cm}^{-2}$ とする。その後、上記マスクをエッチング等により除去する。

【0089】

つぎに、図13(e)に示すように、LP-CVD法等を用いて、酸化膜54上に、コンタクトホールHg、Hhを埋めつつポリシリコン膜56を成膜する。ポリシリコン膜56の厚さは、一例として、約300nmとする。

【0090】

つぎに、ウエハ全面にフォトレジストを塗布した後、フォトリソグラフィによりパターニングして、P⁺ポリシリコン抵抗32、N⁺ポリシリコン抵抗34、温度モニタダイオード60、及び発熱体80に対応する部分以外の部分に開口を有するマスクを形成する(図示省略)。

【0091】

つぎに、上記マスクを介してRIE法等によりポリシリコン膜56をエッチングし、図14(a)に示すように、P⁺ポリシリコン抵抗32に対応するポリシリコン膜56b、N⁺ポリシリコン抵抗34に対応するポリシリコン膜56a、温度モニタダイオード60に対応するポリシリコン膜56c、及び発熱体80に対応するポリシリコン膜56dを形成する。

【0092】

つぎに、ウエハ全面にフォトレジストを塗布した後、フォトリソグラフィによりパターニングして、N⁺ポリシリコン抵抗34、温度モニタダイオード60のN⁺ポリシリコン64、及び発熱体80のポリシリコン82に対応する部分に開口を有するマスクを形成する(図示省略)。

【0093】

つぎに、上記マスクの開口を通し、イオン注入法によりN型不純物、たとえばP⁺を打ち込み、図14(b)に示すように、N⁺ポリシリコン抵抗34、N⁺ポリシリコン64、及びポリシリコン82を形成する。P⁺を打ち込む際の加速エネルギーは、一例として120keV、ドーズ量は、一例として、 $2.5 \times 10^{15} \text{ cm}^{-2}$ とする。その後、上記マスクをエッチング等により除去する。

【0094】

つぎに、ウエハ全面にフォトレジストを塗布した後、フォトリソグラフィによりパターニングして、P⁺ポリシリコン抵抗32、温度モニタダイオード60のP⁺ポリシリコン62に対応する部分に開口を有するマスクを形成する(図示省略)。

【0095】

つぎに、上記マスクの開口を通し、イオン注入法によりP型不純物、たとえばB⁺を打ち込み、図14(c)に示すように、P⁺ポリシリコン抵抗32、及びP⁺ポリシリコン62を形成する。B⁺を打ち込む際の加速エネルギーは、一例として50keV、ドーズ量は、一例として、 $1 \times 10^{15} \text{ cm}^{-2}$ とする。その後、上記マスクをエッチング等により除去する。

10

20

30

40

50

【 0 0 9 6 】

以降の工程は、上記実施の形態に係る図 9 (c) ないし図 1 0 (d) と同様なので、説明を省略する。以上の製造方法により、本実施の形態に係る耐压評価用素子 1 0 a が製造される。

【 0 0 9 7 】

本実施の形態に係る耐压評価用素子 1 0 a によれば、上記実施の形態に係る耐压評価用素子 1 0 が奏する効果に加え、高電圧電極 2 2 a 及びウエル電極 2 2 b に直列にフューズを接続されているので、N型基板 1 2 に高電圧の外乱が印加された場合でも、過電流の発生が抑制される、あるいは過電流が遮断されるという効果を奏する。その結果、耐压試験に関連する測定器の過電流による破壊を防止することができるという効果も奏する。

10

【 0 0 9 8 】

なお、上記実施の形態では、温度モニタダイオード 6 0、あるいは発熱体 8 0 を、N型基板 1 2 から分離する酸化膜として、フィールド酸化膜 1 4 と酸化膜 1 6 の 2 段で形成する形態を例示して説明したが、これに限られない。本発明の効果を奏する程度の膜厚 (上記実施の形態では、フィールド酸化膜 1 4 の膜厚約 8 0 0 n m と酸化膜 1 6 の膜厚約 8 0 0 n m の合計膜厚である約 1 . 6 μ m 。ただし、耐压試験を行う高電圧の値等によって異なる。) が確保されれば、1 段の酸化膜で形成してもよいし、3 段以上の酸化膜で形成してもよい。また、温度モニタダイオード 6 0、あるいは発熱体 8 0 を、N型基板 1 2 から分離する層は絶縁層であればよいので、酸化膜に限られず他の材料、たとえば、窒化膜や B P S G 膜等を用いてもよい。

20

【 0 0 9 9 】

また、上記実施の形態では、N + 拡散層 2 4 と接続された高電圧電極 2 2 a、及び P + 拡散層 2 8 と接続されたウエル電極 2 2 b の両方を有する形態を例示して説明したが、これに限られず、被試験体の試験態様等に応じていずれか一方のみを用いる形態としてもよい。この場合、上記製造方法において、採用しなかった電極、拡散層等の製造工程を省略すればよい。また、上記実施の形態では、N + 拡散層 2 4 と接続された高電圧電極 2 2 a、及び P + 拡散層 2 8 と接続されたウエル電極 2 2 b が各々 1 個ずつとした形態を例示して説明したが、これに限られず、被試験体の大きさ等に応じて各々複数個とした形態としてもよい。

30

【 符号の説明 】

【 0 1 0 0 】

1 0、1 0 a 耐压評価用素子

1 2 N型基板

1 4 フィールド酸化膜

1 6 酸化膜

1 8 B P S G 膜

2 0 パッシベーション膜

2 2 a 高電圧電極

2 2 b ウエル電極

2 2 c、2 2 d モニタ電極

2 2 e、2 2 f 発熱体電極

2 4 N + 拡散層

2 6 P ウエル

2 8 P + 拡散層

3 0 バックメタル

3 2 P + ポリシリコン抵抗

3 4 N + ポリシリコン抵抗

4 0 犠牲膜

4 2 P + インプラ層

4 4、4 6、4 8 ポリシリコン膜

40

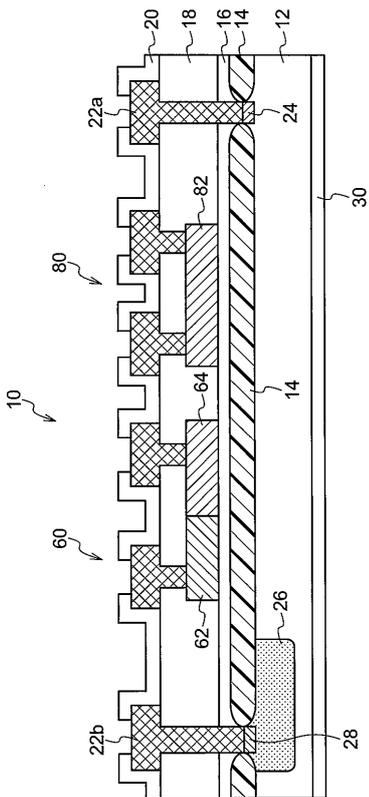
50

- 5 0 金属膜
- 5 2 絶縁膜
- 5 4 酸化膜
- 5 6 ポリシリコン膜
- 6 0 温度モニタダイオード
- 6 2 P + ポリシリコン
- 6 4 N + ポリシリコン
- 6 6 a、6 6 b モニタ金属端子
- 8 4 a、8 4 b 発熱体金属端子
- 8 0 発熱体
- 8 2 ポリシリコン
- I D モニタ電流
- I P 発熱体電流
- H a ~ H h コンタクトホール
- M P 1、M P 2 金属プレート
- P A D パッド
- U T 被試験体
- V D モニタ電圧
- V P 発熱体電圧
- V T 試験電圧

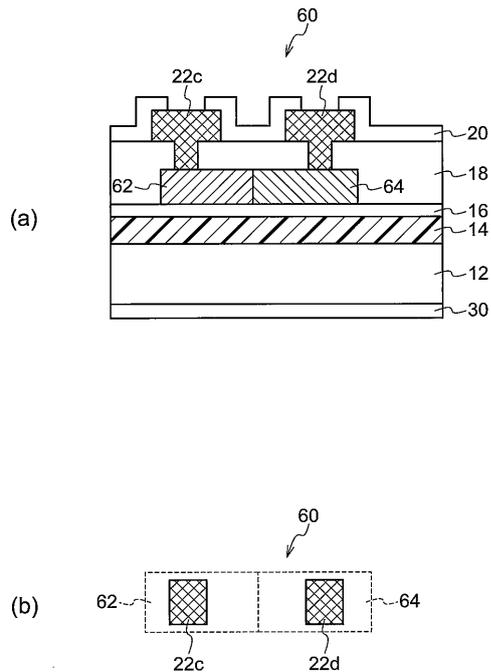
10

20

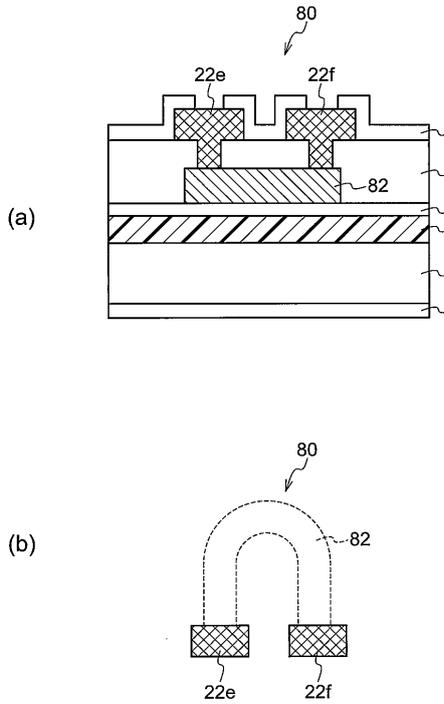
【 図 1 】



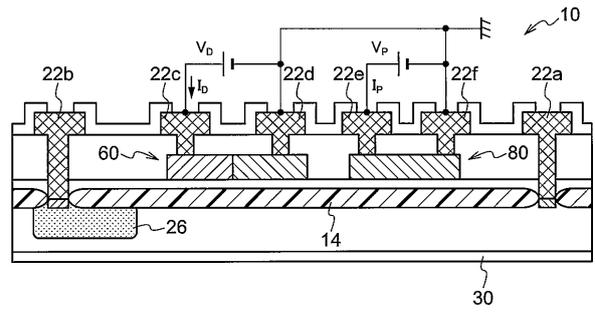
【 図 2 】



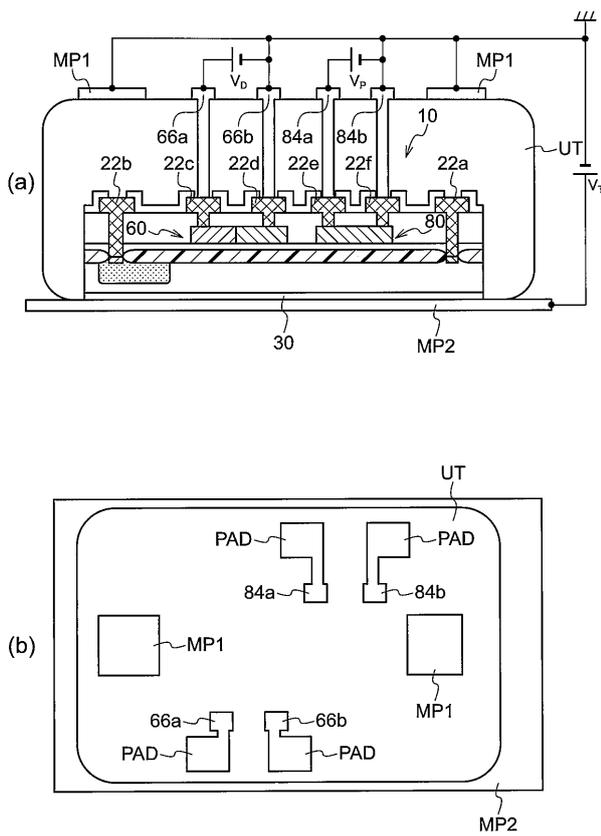
【 図 3 】



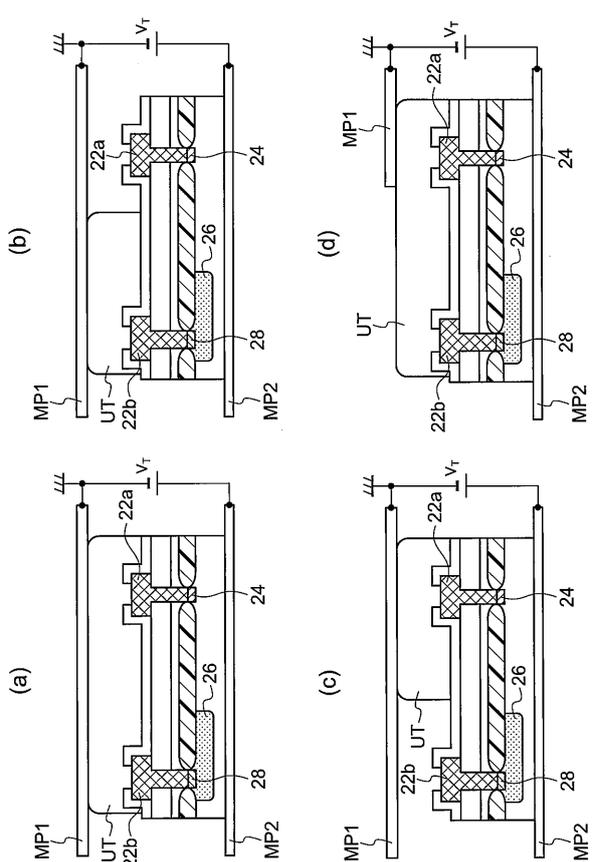
【 図 4 】



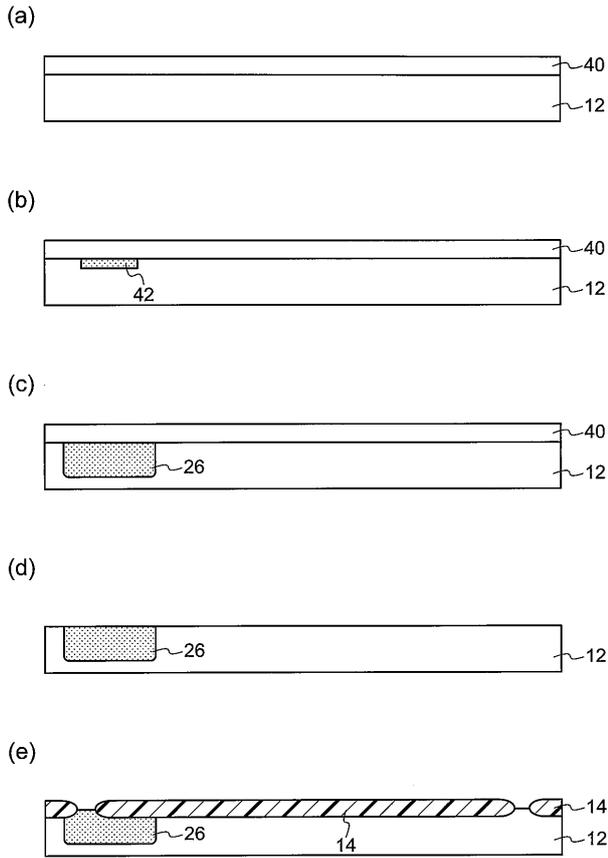
【 図 5 】



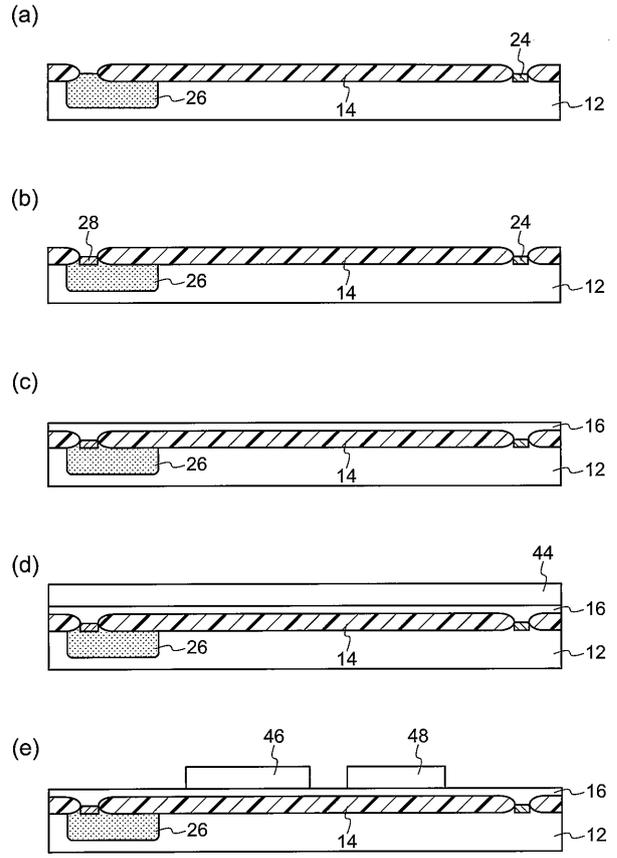
【 図 6 】



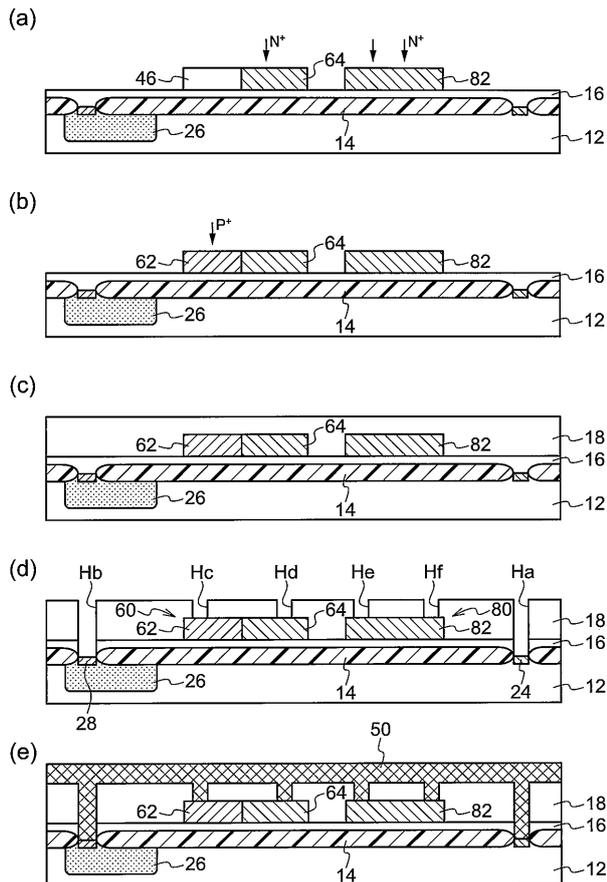
【 図 7 】



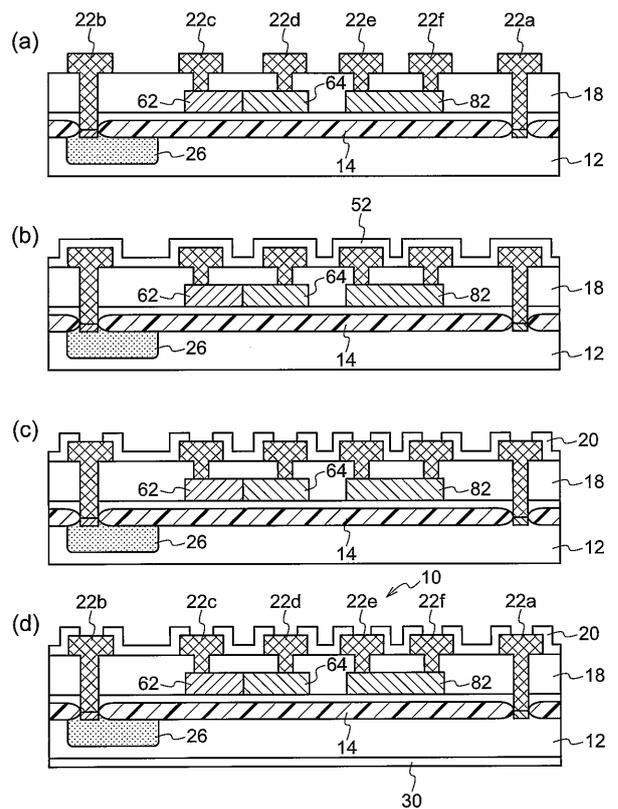
【 図 8 】



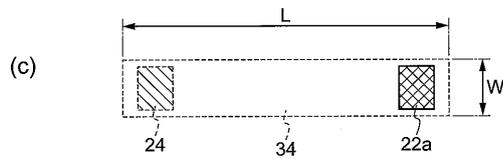
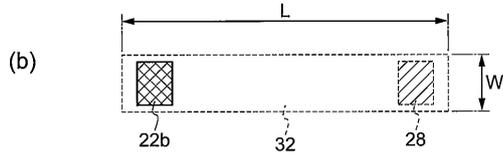
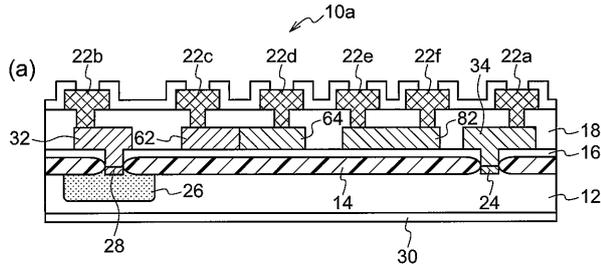
【 図 9 】



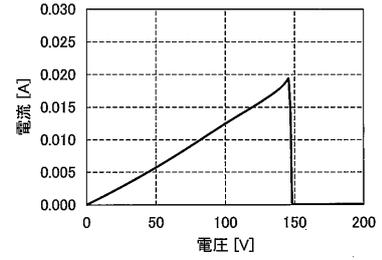
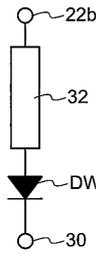
【 図 10 】



【 図 1 1 】

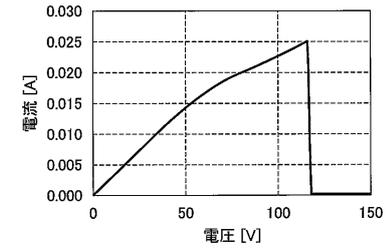
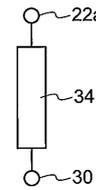


【 図 1 2 】



(a)

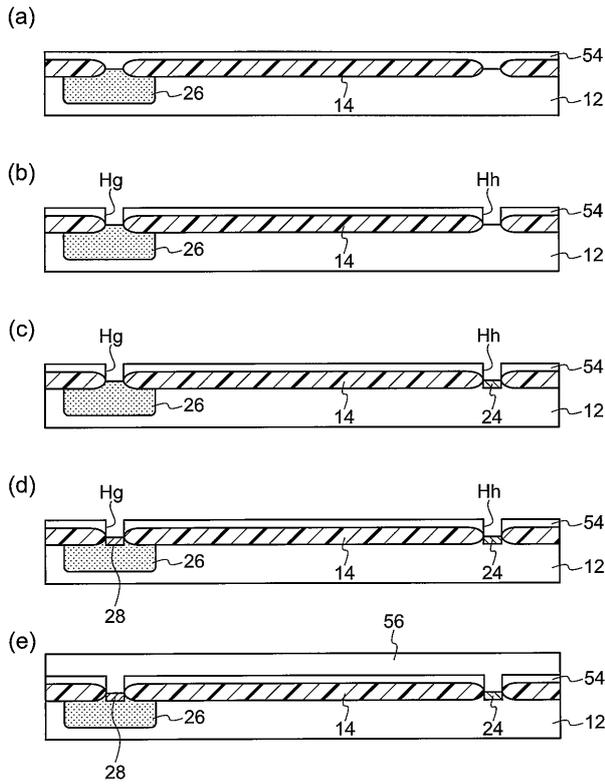
(b)



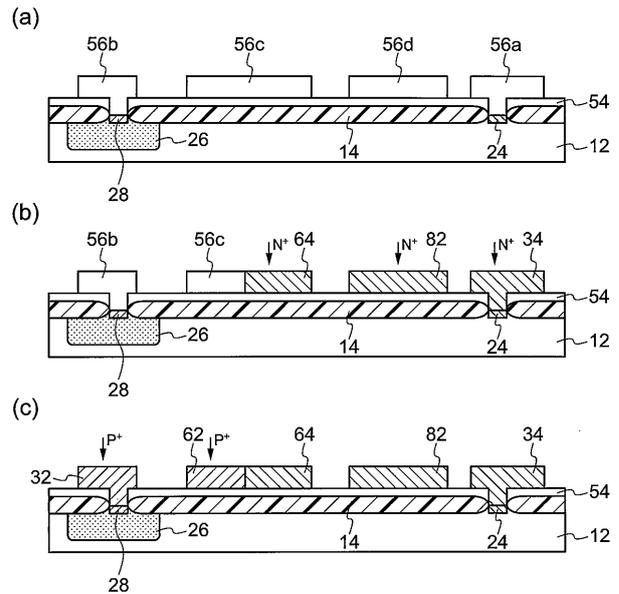
(c)

(d)

【 図 1 3 】



【 図 1 4 】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
H 0 1 L 21/66 (2006.01) H 0 1 L 21/66 Y

(74)代理人 100099025

弁理士 福田 浩志

(72)発明者 瀬戸 勝

宮城県黒川郡大衡村沖の平 1 番 ラピスセミコンダクタ宮城株式会社内

(72)発明者 國井 有巳

宮城県黒川郡大衡村沖の平 1 番 ラピスセミコンダクタ宮城株式会社内

(72)発明者 草野 健一郎

宮城県黒川郡大衡村沖の平 1 番 ラピスセミコンダクタ宮城株式会社内

(72)発明者 森下 順

福岡県福岡市早良区百道浜三丁目 8 番 3 3 号 株式会社ウォルツ内

(72)発明者 友景 肇

福岡県福岡市城南区七隈八丁目 1 9 番 1 号 学校法人福岡大学内

F ターム(参考) 4M106 AA07 AB20 AC02 BA14 CA14

5F038 AR01 AR09 AR13 AV15 AZ08 BH02 BH15 CA08 DT12 EZ06

EZ13 EZ14 EZ15 EZ16 EZ17 EZ20